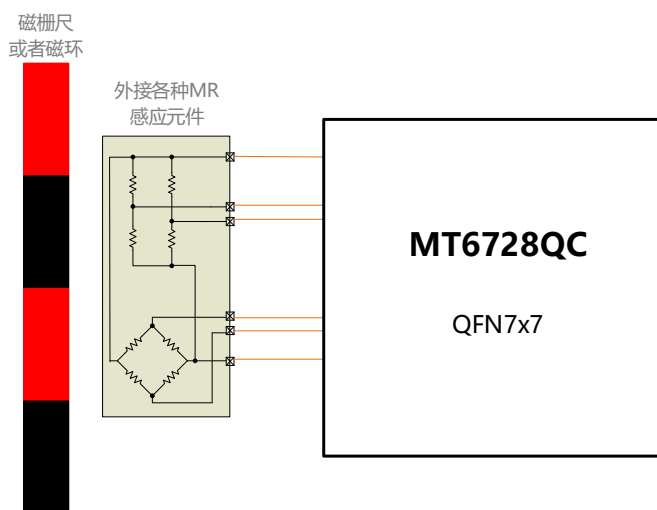


高分辨率、高精度解码细分IC

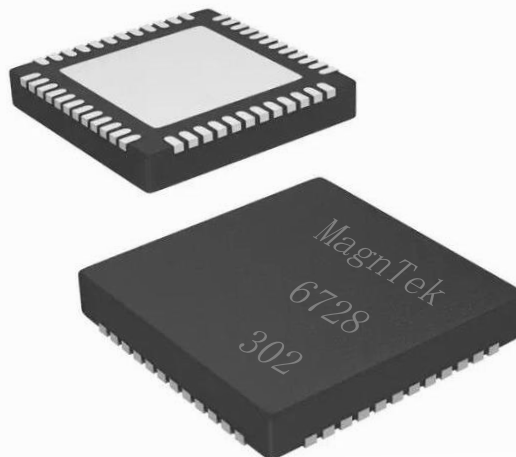
特性和优势

- 支持外部差分Sin、Cos模拟信号输入，信号频率最高支持到32KHz
- 支持用户端简洁自校准，无需对外数据交互，无特殊运转要求
- 解码后的角度数据，可同时支持增量ABZ、增量UVW、PWM以及3线SPI电角度绝对值接口输出
- 21位核心角度分辨率
- 匀速系统延时<2us
- 增量ABZ输出支持1~16,384脉冲/周期，任意整数分辨率用户可编程
- 增量UVW输出支持1~63对极任意整数对极可编程
- 3.3~5.0V、-40~125℃ 温度范围内均可工作
- 内置3.0~5.5V用户可编程EEPROM，无需外挂



应用

- 正余弦信号细分芯片
- 旋转或者直线位移编码器
- 主轴编码器
- 替换光栅尺应用



概述

MT6728是麦歌恩微电子推出的新一代针对外部输入正、余弦信号的解码芯片。MT6728接收外部输入的差分正、余弦模拟输入，对输入信号进行补偿解码之后，可输出最高分辨率为16,384脉冲/周期或者是65,536步/周期的AB增量信号（Z信号也可由外部输入获得）；同时MT6728也提供了增量UVW输出，分辨率支持1~63对极/周期。

MT6728提供了3线SPI接口，供上位机或者MCU来读取芯片内部的21位角度、位置数值。同时单线输出的PWM也可提供分辨率为12位的角度数据。

MT6728提供了4个专用I/O口，用户通过外部电阻串分压输入可配置芯片部分寄存器参数（如ABZ分辨率等）。另外，用户也可以通过SPI接口对芯片各种参数进行配置，并将数据存储在芯片的EEPROM里。

MT6728的核心优势在于提供了用户端简洁自校准模式。用户无需和MT6728芯片进行数据交互、无需参考源、只需朝某个固定方向运动若干周期，就可以补偿外部输入的正、余弦信号的失调、幅度和相位等误差。

目录

特性和优势.....

应用.....

概述.....

1 引脚定义.....

2 芯片功能框图.....

3 极限参数.....

4 电气性能参数.....

5 参考电路.....

6 外部输入.....

6.1 外部差分正、余弦信号输入.....

6.2 外部Z信号输入.....

6.3 外部电阻串ADC输入配置（C0~C3）.....

7 输出信号.....

7.1 正交A、B和零位Z信号输出(ABZ 模式).....

7.2 UVW输出模式.....

7.3 脉宽调制(PWM)输出模式.....

7.4 SPI接口.....

7.4.1 SPI时序.....

7.4.2 SPI协议.....

7.4.3 SPI读角度.....

7.5 状态输出STATUS和FAULT.....

8 校准.....

8.1 用户端简洁自校准.....

8.2 用户端匀速自校准.....

9 寄存器表.....

10 封装信息.....

11 版权和声明.....

12 版本信息.....

1. 引脚定义

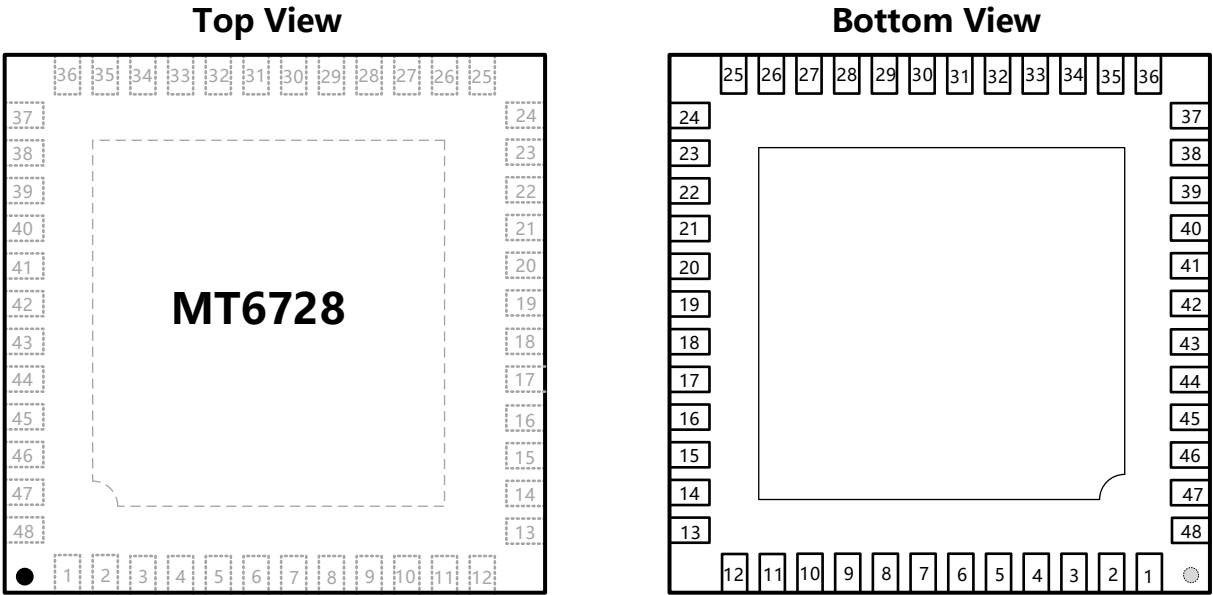


图-1: MT6728QC QFN7x7封装外观图

表-1: 引脚定义

引脚名称	序号	引脚类型	描述
-	1-2	-	NA
TEST	3	数字输入	工厂测试引脚（仅供MagnTek使用）
-	4	-	NA
CAL_ENB	5	数字输入	自校准使能——低电平有效
-	6~8	-	NA
SDAT	9	数字输入/输出	SPI双向数据线
-	10	-	NA
SCK	11	数字输入	SPI时钟输入
-	12~13	-	NA
CSN	14	数字输入	SPI片选信号
VSS	15	地	芯片地
Z	16	数字输出	增量Z信号输出
B	17	数字输出	增量B信号输出
A	18	数字输出	增量A信号输出
STATUS	19	数字输出	状态输出
FAULT	20	数字输出	报警输出
VDD	21	电源	芯片3.3~5V电源

高分辨率、高精度解码细分IC

引脚名称	序号	引脚类型	描述
PIN_SEL	22	数字输入	C0~C3 I/O输入配置寄存器功能使能
U	23	数字输出	增量信号U
V	24	数字输出	增量信号V
W	25	数字输出	增量信号W
PG_ZERO	26	数字输入	将当前位置设置为零点并存入EEPROM的控制信号
NA	27~29	-	NA
C0	30	模拟输入	I/O输入配置芯片寄存器
C1	31	模拟输入	I/O输入配置芯片寄存器
C2	32	模拟输入	I/O输入配置芯片寄存器
C3	33	模拟输入	I/O输入配置芯片寄存器
-	34~35	-	NA
PWM	36	数字输出	PWM信号输出
VDD_MR	37	模拟输出	外置AMR/TMR电桥电源
-	38	-	NA
SIN_P	39	模拟输入	外部输入正弦信号正端
SIN_N	40	模拟输入	外部输入正弦信号负端
COS_P	41	模拟输入	外部输入余弦信号正端
COS_N	42	模拟输入	外部输入余弦信号负端
-	43~46	-	NA
Z_EXT_N	47	数字输入	外部Z信号输入负端
Z_EXT_P	48	数字输入	外部Z信号输入正端

表-2 型号列表

型号	描述
MT6728QC-STD	QFN7x7-48L封装，卷盘包装（2500 颗/盘）

高分辨率、高精度解码细分IC

2. 芯片功能框图

MT6728是一颗接收外部输入的正、余弦信号，对其进行角度解码计算并提供丰富的角度信号输出的解码细分芯片。如图-2所示，芯片接收外部（一般来说是各种磁阻惠斯通电桥的信号）输入的差分正、余弦信号，经过模拟前端电路的放大（G）和滤波后，被送入模数转换器（ADC）；被放大并经数字量化的正、余弦信号最终进入数字信号处理器单元（DSP）进行补偿、校准和求解角度的运算；外部输入的差分Z信号被用来和内部Z信号（由正、余弦信号计算出的）同步后，得到用户想要的零位Z输出；经芯片计算得到的绝对值数字量角度数据可经SPI或PWM输出接口输出，同时进一步的信号处理会将绝对角度合成为增量ABZ、UVW输出。MT6728芯片中还包含了低压差稳压模块（LDO）、时钟振荡器（OSC）、电可擦除可编程存储器（EEPROM）等模块。

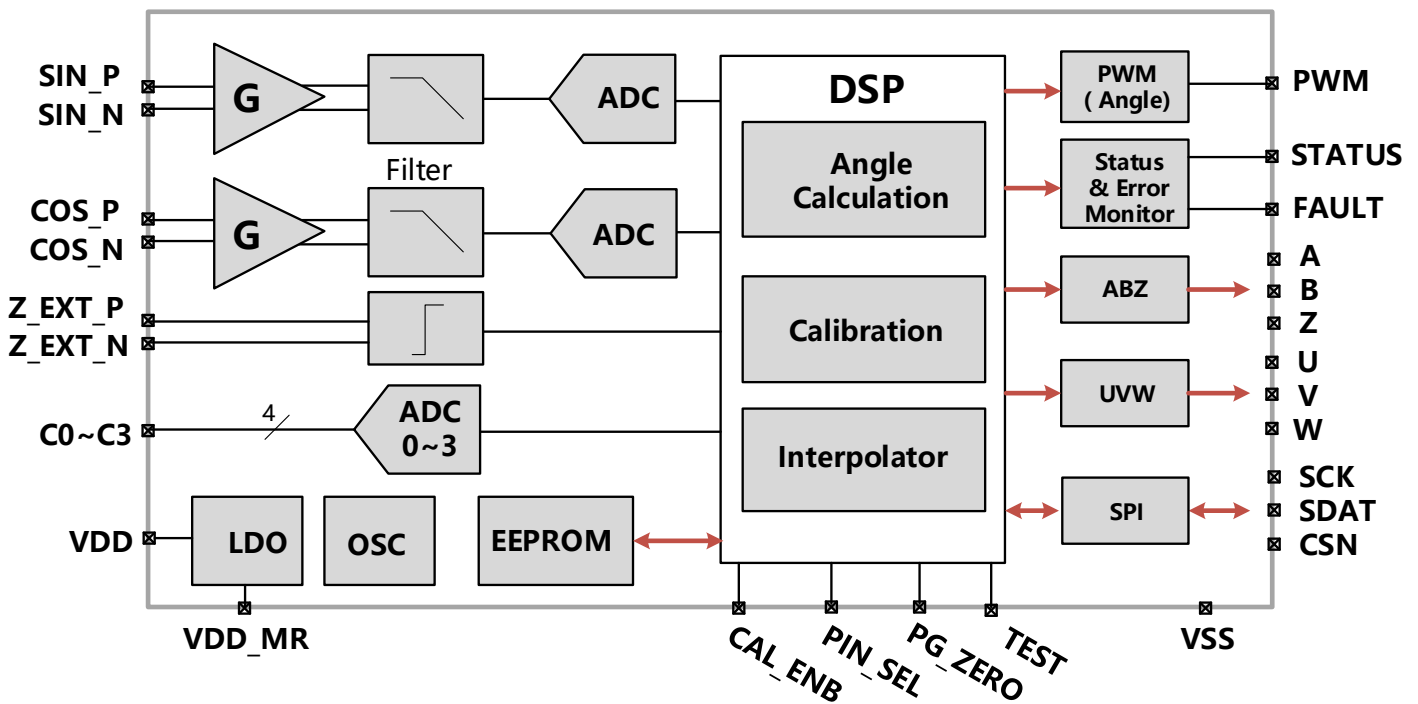


图-2: 芯片功能框图

3. 极限参数（非正常工作条件）

表-3: 最大额定值（不损伤芯片但非正常工作条件，正常工作条件请参考第4章）

描述	符号	最小值	最大值	单位	备注
芯片电源端VDD电压	VDD	-0.3	6.5	V	电源电压
芯片其他引脚电压		-0.3	VDD	V	
输出电流	I _{OUT}	-25	25	mA	引脚：ABZ, UVW, PWM, STATUS, FAULT, SDAT
工作环境温度	T _{AMB}	-40	125	°C	-
工作结温	T _J	-40	150	°C	-
存储温度	T _{Storage}	-40	150	°C	-
ESD电压：人体接触放电模式	V _{HBM}	-	±4.0	kV	AEC-Q100-002
ESD电压：充电器件放电模式	V _{CDM}	-	±1.0	kV	AEC-Q100-011
防门锁能力（门锁输入电流）	I _{Latch-up}		±100	mA	AEC-Q100-004

- 1) 考虑T_{AMB}和与T_J相关的电流消耗和安装情况
- 2) 其他的温度条件需求请联系麦歌恩微电子

超出表-3所列的极限参数的操作可能会对芯片造成永久性损坏。即使芯片功能没有损坏，可靠性和寿命也可能受到不利的影响。在这些极端条件下无法保证芯片的正常运行。

4. 电气性能参数

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-4: 系统电气性能参数

参数	描述	条件	最小值	典型	最大值	单位
VDD	电源电压	-	3.0	3.3~5.0	5.5	V
V _{TH_UV}	芯片欠压报警阈值电压		2.45	2.55	2.65	V
V _{HYS_UV}	欠压报警阈值电压迟滞窗口		-	100	-	mV
I _{dd}	芯片工作电流	不含外接MR器件	13	19	25	mA
LSB	最小分辨率 (ABZ模式)		1	-	16	Bit
	PWM			12		Bit
	SPI			21		Bit
INL	用户端简洁自校准后积分非线性	注释[1]	-	±0.2		°
	用户端匀速自校准后积分非线性	注释[2]		±0.1		°
DNL	差分非线性 (图-3)	@2500脉冲ABZ模式	-	±0.02	-	°
TN	输出瞬态噪声 (ABZ模式)	寄存器 'BW' =3	-	0.01	-	°rms
Hyst	迟滞窗口	多档可编程	-	0.022	-	°
T _{PwrUp}	系统上电准备时间 (图-12)	电源上电<100微秒	22	32	42	ms
T _{Delay}	系统延时	匀速情况下	-	2	-	us

注释[1]: 这里的典型值，是在外部输入的正、余弦信号只有在可校准范围内的失调、幅值和相位误差

注释[2]: 不包含各对极磁环之间充磁的不均匀性、不包含安装偏差

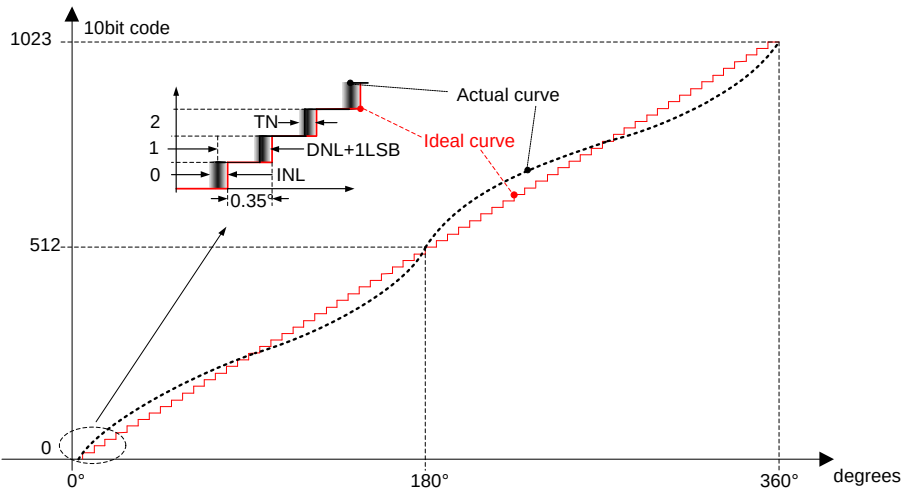


图-3：INL、DNL、瞬态噪声图示 (ABZ 10位分辨率模式下)

高分辨率、高精度解码细分IC

● 输入信号参数 (SIN_P, SIN_N, COS_P, COS_N)

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-5: 模拟输入信号参数

参数	描述	条件	最小	典型值	最大	单位
Vin_s	SIN、COS单端模拟信号输入范围		1.0	-	VDD-0.3	V
Vin_d	芯片内部SIN、COS差分后模拟信号范围		-	-	1.6	V _{pp}
Vin_s_p	SIN、COS单端模拟信号输入峰峰值		-	-	800	mV
F _{in}	输入正、余弦信号的频率		-	-	32	KHz
Vos	输入端失调电压		-20	-	20	mV
I _{in}	输入端漏电流		-2	-	2	uA
OS_ERR	可校准的SIN、COS失调电压		-500	-	500	mV
AM_ERR	可校准的SIN、COS的幅度比例误差		0.5	-	1.5	
PHASE_ERR	可校准的SIN/COS的相位误差		-50	-	50	°

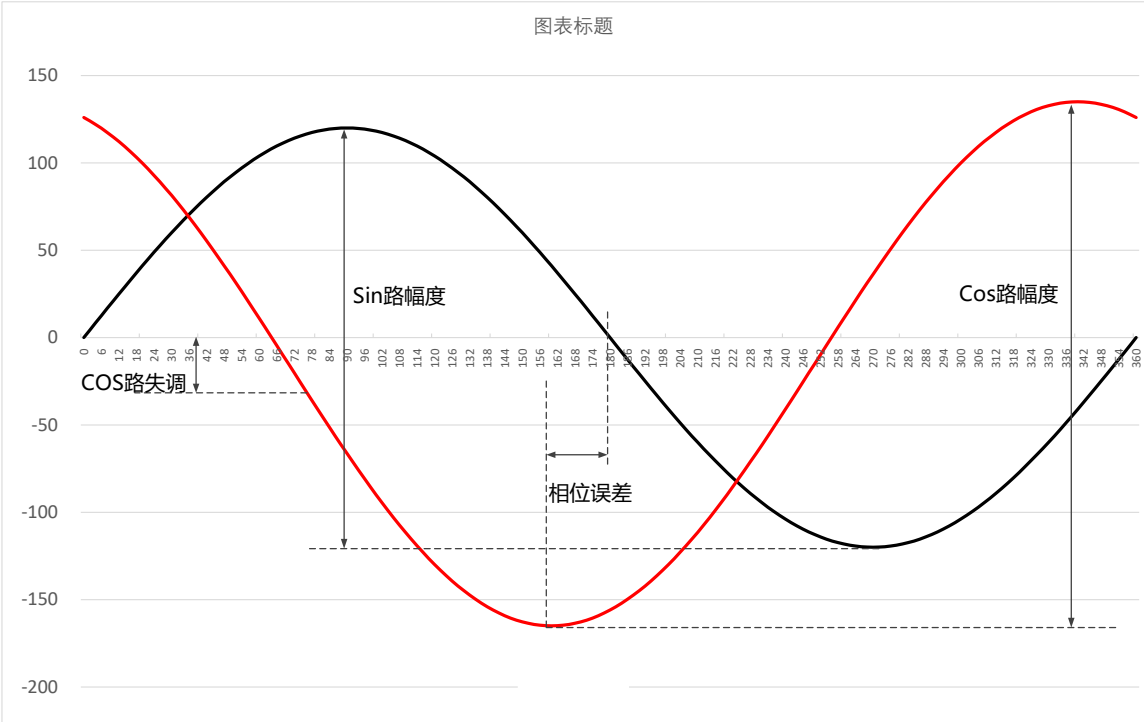


图-4: 失调、幅度误差和相位误差

高分辨率、高精度解码细分IC

● 输入信号参数 (Z_EXT_P, Z_EXT_N)

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-6: 外部Z信号输入参数

参数	描述	条件	最小	典型值	最大	单位
Vin_s	单端模拟信号输入范围		0	-	VDD	V
Vos	输入端失调电压		-20	-	20	mV

● ABZ 输出参数

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-7: ABZ输出参数

参数	描述	条件	最小	典型值	最大	单位
AB _{RES}	AB分辨率	可编程	1	-	16,384	脉冲/周期
AB _{Freq}	A或B频率	注释[3]	-	-	4	MHz

注释[3]: AB编码输出的频率AB_{Freq}是正、余弦信号输入频率F_{in}和AB分辨率AB_{RES}的乘积。所以当AB分辨率配置为最高的16,384脉冲/周期，系统可支持的最高输入信号频率：

$$Fin_{MAX} = \frac{AB_{Freq}}{AB_{Res}} = \frac{4MHz}{16,384} = 244Hz$$

MT6728输出AB波形的最大频率实际上可以>4MHz，但是超过4MHz后，输出AB信号的INL就会下降。

● PWM 输出参数

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-8: PWM输出参数

参数	描述	条件	最小	典型值	最大	单位
F _{PWM}	PWM频率	可编程	-5%	125 ~ 2,000	+5%	Hz
T _{Rise}	上升沿时间	负载C _L =1nF	-	-	1	us
T _{Fall}	下降沿时间	负载C _L =1nF	-	-	1	us

高分辨率、高精度解码细分IC

● 通用数字I/O特性

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-9: 通用数字I/O参数

参数	说明	条件	最小值	典型值	最大值	单位
V _{IH}	数字I/O输入逻辑高电平(CSN, SDAT, SCK, PG_ZERO, CAL_ENB)	-	0.8*VDD	-	-	V
V _{IL}	数字I/O输入逻辑低电平(CSN, SDAT, SCK, PG_ZERO, CAL_ENB)	-	-	-	0.2*VDD	V
V _{OH}	数字I/O输出逻辑高电平(ABZ, UVW, SDAT, FAULT, STATUS, PWM)	推挽输出 (@Iout=-2mA)	VDD-0.4	-	-	V
V _{OL}	数字I/O输出逻辑低电平(ABZ, UVW, SDAT, FAULT, STATUS, PWM)	推挽输出 (@Iout=2mA)	-	-	0.4	V
T _{Rise}	上升沿时间	C _L =20pf	-	-	50	ns
T _{Fall}	下降沿时间	C _L =20pf	-	-	50	ns

● EEPROM 电气性能

除非特殊说明，否则以下所有参数均为芯片工作在电源电压3.0~5.5V、温度在-40~125℃的区间内。

表-10: EEPROM参数

参数	说明	最小值	典型值	最大值	单位
VDD	擦写和读取时的供电电压	3.0	-	5.5	V
Endurance	擦写次数	100	-	-	次
Data Retention	数据保存时间@150℃	10	-	--	年

5. 参考电路

MT6728芯片由单一电源供电（3.3~5.0V），推荐在芯片电源和地引脚之间接一个不小于0.1uf的去耦电容。为了更好的抗EMC表现，我们强烈推荐在芯片电源和地之间接一个TVS管。MT6728直接在对应的引脚输出ABZ，UVW和PWM信号，同时21位的绝对角度数据可以通过3线SPI的专用引脚读取。默认推荐参考电路如图-5所示。

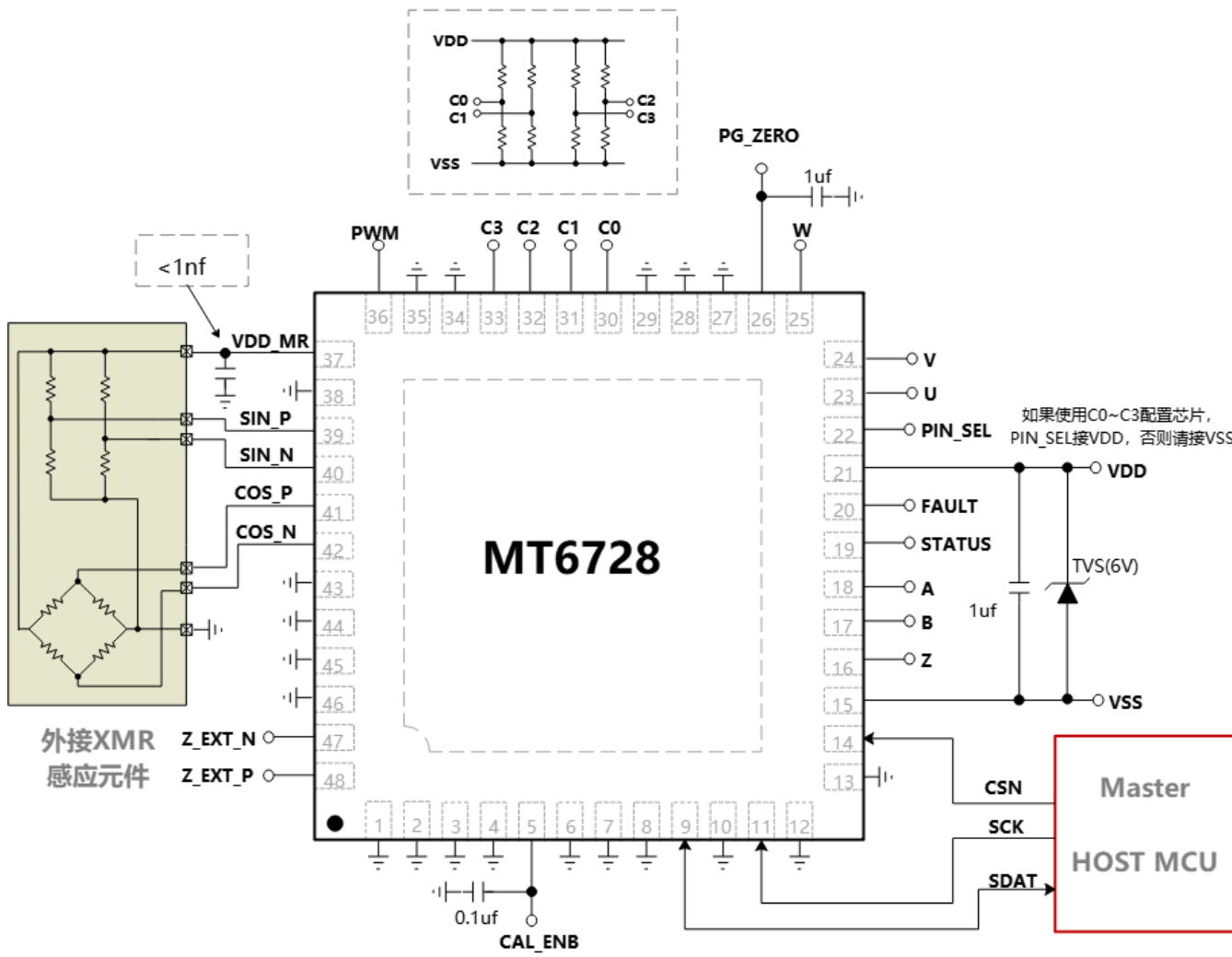


图-5: MT6728典型应用参考电路

6. 输入信号

6.1 外部差分正、余弦信号输入

MT6728是一颗专用解码芯片，外部输入的差分正、余弦模拟信号是芯片的必要输入。如图-6所示，对于任一单端输入信号SIN_P、SIN_N、COS_P和COS_N，芯片可接受的信号幅度为1.0V~VDD-0.3V，四路输入信号的峰峰值电压需要小于800mV,输入信号超过这一范围，将恶化输出精度。如图-4所示，影响MT6728解码精度的输入信号误差主要有SIN和COS各自的失调、SIN和COS的幅度差以及相位差。虽然MT6728在用户端组装完毕后可以自动校准这些误差，但是尽可能地从源头减小这些输入误差，对于获得更高精度的输出是十分必要的。

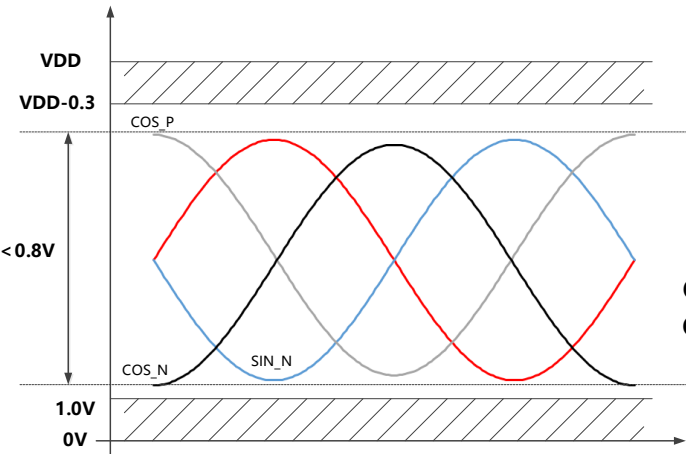


图-6: 外部正、余弦输入

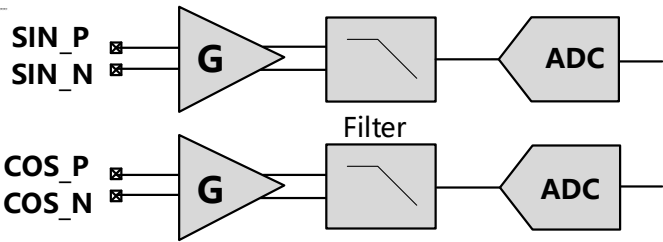


图-7: 外部正、余弦输入信号链路

外部正、余弦差分模拟信号输入，经MT6728内置仪表放大器放大和滤波后，再经ADC转化成数字量。为了确保信号幅度合理，请参考表-5的模拟输入信号的参考值。另外用户可以通过STATUS输出管脚（PIN 19）输出的ADC信号幅度来调整MT6728信号链上的增益（如表-11所示），较大的增益可以获得较好的信噪比，但是必须确保在实际各种工况的公差范围内和全部工作温度区间内（一般外接的磁阻传感器均为负温度系数）STATUS管脚输出的PWM信号的占空比≤35%。

表-11: 增益寄存器

寄存器	寄存器值	增益	寄存器值	增益
PGA_GAIN[2:0]	0x0	1	0x4	12
	0x1	2	0x5	16
	0x2	4	0x6	24
	0x3	8	0x7	32

6.2 外部Z信号输入

对于ABZ输出模式，MT6728支持通过外部的Z信号输入来确定最终芯片输出的Z信号，如图-8所示。MT6728芯片会根据输入的正、余弦信号，计算得到内部零位Z信号。对于一个机械周期内，有多个SIN/COS周期的应用，用户可以选择在需要的目标机械零位附近，产生一个外部输入的Z信号（可以用开关霍尔来产生），最终输出的Z信号是外部输入Z信号和芯片内部零位Z信号逻辑相与的结果。为了保证输出Z信号和AB信号的相位关系不被破坏，外部输入Z信号的宽度需要大于内部零位Z信号，如图-9所示，用户可以通过调节Z_TH_HI、Z_TH_LO和EXT_Z_DLY来实现这一目标。

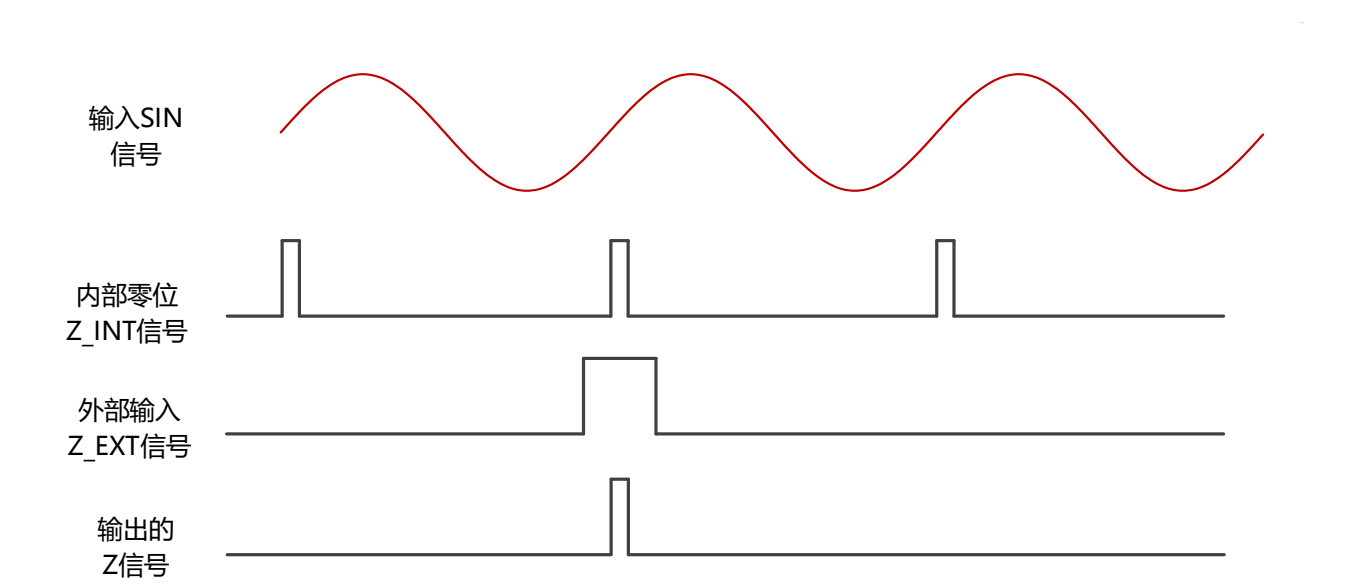


图-8: 外部输入Z信号示意图

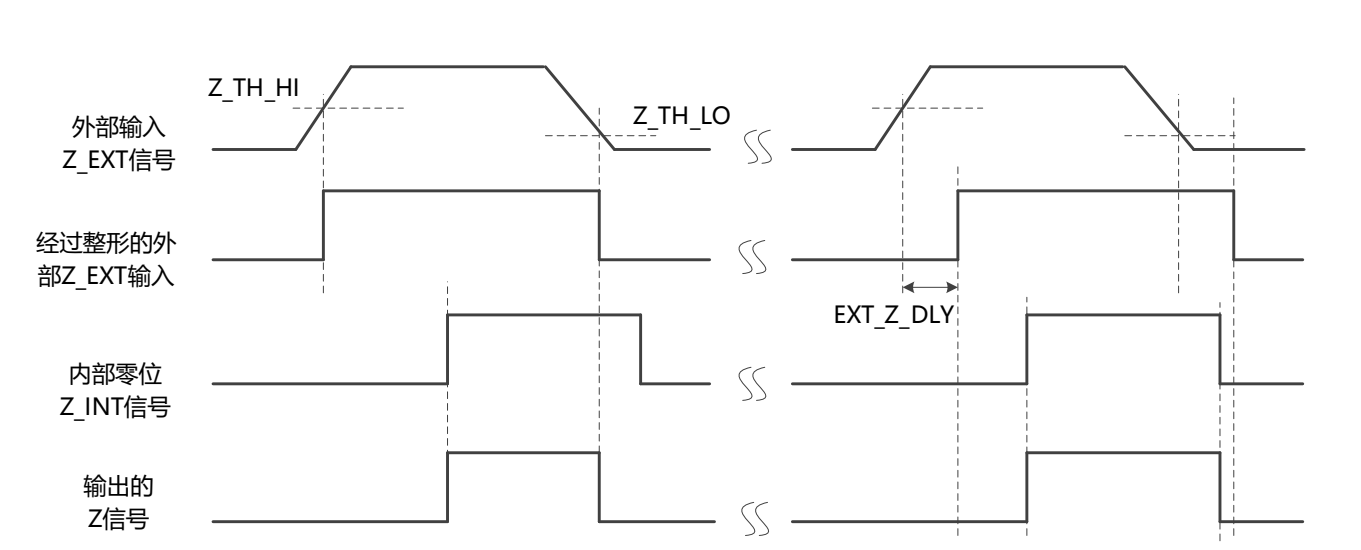


图-9: 外部输入Z_EXT信号、内部Z_INT信号和输出Z信号的关系

高分辨率、高精度解码细分IC

表-12: Z_TH_HI[3:0]和Z_TH_LO[3:0]寄存器

寄存器	值	描述
Z_TH_HI[3:0]	$VDD * (2 * N - 15) / 32$	注释[4]
Z_TH_LO[3:0]	$VDD * (2 * N - 15) / 32$	注释[5]

注释[4]: 这里的N为:

$$N = \sum_{i=0}^3 Z_TH_HI[i]$$

注释[5]: 这里的N为:

$$N = \sum_{i=0}^3 Z_TH_LO[i]$$

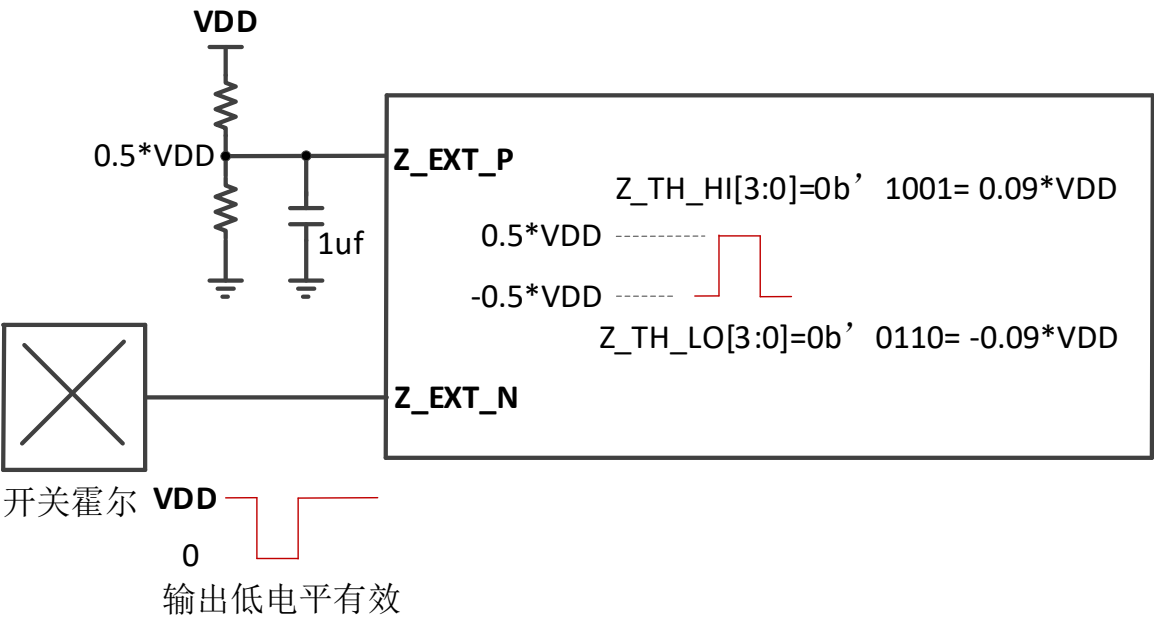
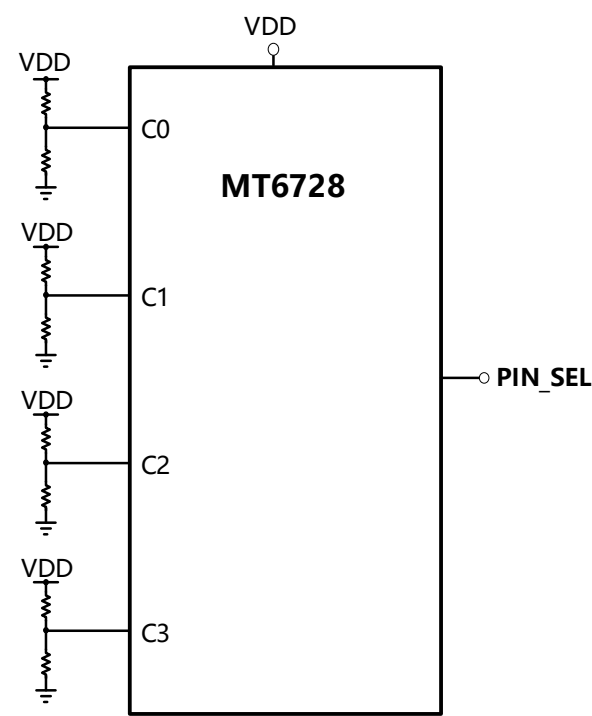


图-10: 外部输入Z信号的典型连接和寄存器设置

6.3 外部电阻串ADC输入配置 (C0~C3)

用户除了可以通过SPI接口与MT6728通信来修改寄存器和烧录EEPROM外，MT6728还提供了更为便捷的I/O口配置寄存器的功能。C0~C3 (Pin.30~Pin.33) 为对应的输入配置I/O端口，如图-11所示，每个I/O可接收16档模拟电压输入（推荐用电阻串对VDD分压）如表-13所示。该功能由Pin.22 (PIN_SEL) 使能控制。



请务必将所有电阻串均连接到MT6728的供电电源VDD。MT6728仅仅在每次上电的时候识别判断C0~C3的输入电压，然后将相关寄存器配置成对应的值。一旦完成识别判断后，C0~C3的任何输入改变，MT6728将不作响应，直到下一次芯片重新上电。

为了确保MT6728在上电过程中，不对C0~C3的输入产生误判，请确保单个电阻串的总电阻 <20KΩ，且不要连接任何去耦电容，并且确保走线足够短。

如果不想使用C0~C3的输入配置功能，请将管脚PIN_SEL接地，反之则将管脚PIN_SEL接VDD。

图-11: I/O输入配置芯片示意图

表-13: C0~C3的输入电压档位

C0~C3的输入电压 (V)			对应的识别Code
最小值	典型值	最大值	
0	0	2.3%*VDD	0x0
VDD*1/15-2.3%*VDD	VDD*1/15	VDD*1/15+2.3%*VDD	0x1
VDD*2/15-2.3%*VDD	VDD*2/15	VDD*2/15+2.3%*VDD	0x2
.....			
VDD*13/15-2.3%*VDD	VDD*13/15	VDD*13/15+2.3%*VDD	0xD
VDD*14/15-2.3%*VDD	VDD*14/15	VDD*14/15+2.3%*VDD	0xE
97.7%*VDD	VDD	VDD	0xF

高分辨率、高精度解码细分IC

C0输入端口，可以配置MT6728的ABZ输出的分辨率。具体分辨率如表-14所示，其中组1、组2、组3的选择是由C1输入端口决定（请参考表-15）。

表-14: C0输入端真值表

C0识别Code	AB分辨率（脉冲/周期）		
	组别1	组别2	组别3
0x0	4	5	360
0x1	8	10	600
0x2	16	20	25
0x3	32	40	720
0x4	64	50	125
0x5	128	80	250
0x6	256	100	500
0x7	512	160	1,000
0x8	1,024	200	1,250
0x9	2,048	400	2,500
0xA	4,096	800	5,000
0xB	8,192	1,600	10,000
0xC	16,384	15,000	12,000
0xD	4,800	4,000	2,000
0xE	7,200	6,000	3,000
0xF	9,600	8,000	3,600

高分辨率、高精度解码细分IC

C1输入端口，可以配置C0端口的组别以及用户端自校准的模式，如表-15所示。

表-15: C1输入端真值表

C1识别Code	组别	校准模式
0x0~0x8	不可用	不可用
0x9	C0组别1	简洁自校准
0xA	C0组别2	简洁自校准
0xB	C0组别3	简洁自校准
0xC	C0组别1	匀速自校准
0xD	C0组别2	匀速自校准
0xE	C0组别3	匀速自校准
0xF	C0组别3	匀速自校准

高分辨率、高精度解码细分IC

C2输入端口，可以配置MT6728的系统带宽和输出的迟滞窗口（Hysteresis），如表-16所列。

表-16: C2输入端真值表

C2识别Code	带宽	迟滞（Hysteresis）
0x0	7	0 °
0x1	7	0.088°
0x2	7	0.005°
0x3	7	0.022°
0x4	5	0 °
0x5	5	0.088°
0x6	5	0.005°
0x7	5	0.022°
0x8	4	0 °
0x9	4	0.088°
0xA	4	0.005°
0xB	4	0.022°
0xC	3	0 °
0xD	3	0.088°
0xE	3	0.005°
0xF	3	0.022°

高分辨率、高精度解码细分IC

C3输入端口，可以配置MT6728的UVW输出的分辨率和Z脉冲的宽度，如表-17所列。

表-17: C3输入端真值表

C3识别Code	UVW输出分辨率 (UVW_RES)	Z脉冲宽度 (Z_PUL_WID)
0x0	8	180°
0x1	8	16 LSB (LSB取决于AB分辨率)
0x2	8	4 LSB (LSB取决于AB分辨率)
0x3	8	1 LSB (LSB取决于AB分辨率)
0x4	7	180°
0x5	7	16 LSB (LSB取决于AB分辨率)
0x6	7	4 LSB (LSB取决于AB分辨率)
0x7	7	1 LSB (LSB取决于AB分辨率)
0x8	5	180°
0x9	5	16 LSB (LSB取决于AB分辨率)
0xA	5	4 LSB (LSB取决于AB分辨率)
0xB	5	1 LSB (LSB取决于AB分辨率)
0xC	4	180°
0xD	4	16 LSB (LSB取决于AB分辨率)
0xE	4	4 LSB (LSB取决于AB分辨率)
0xF	4	1 LSB (LSB取决于AB分辨率)

7. 输出模式

MT6728直接在对应的引脚输出ABZ，UVW和PWM信号，同时21位的绝对角度数据可以通过3线SPI的专用引脚读取。

7.1 正交A、B和零位Z信号输出（ABZ模式）

默认配置的正交A、B和零位Z信号输出如图-12所示。当外部输入的SIN信号角度增加时（CCW），B信号的上升沿领先于A信号的上升沿1/4周期，反之当外部输入的SIN信号角度减小时（CW），A信号的上升沿领先B信号的上升沿1/4个周期。

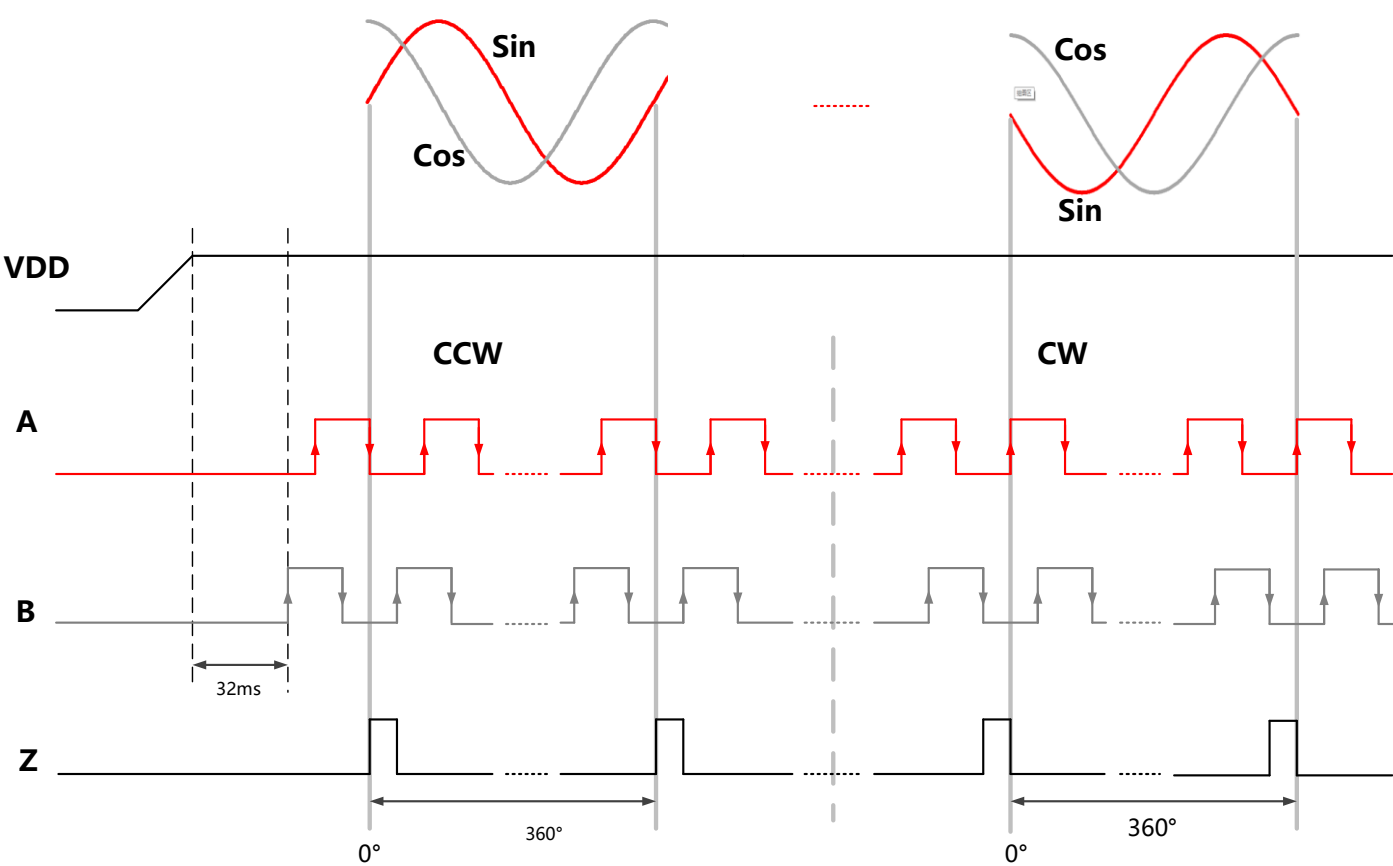


图-12: ABZ输出

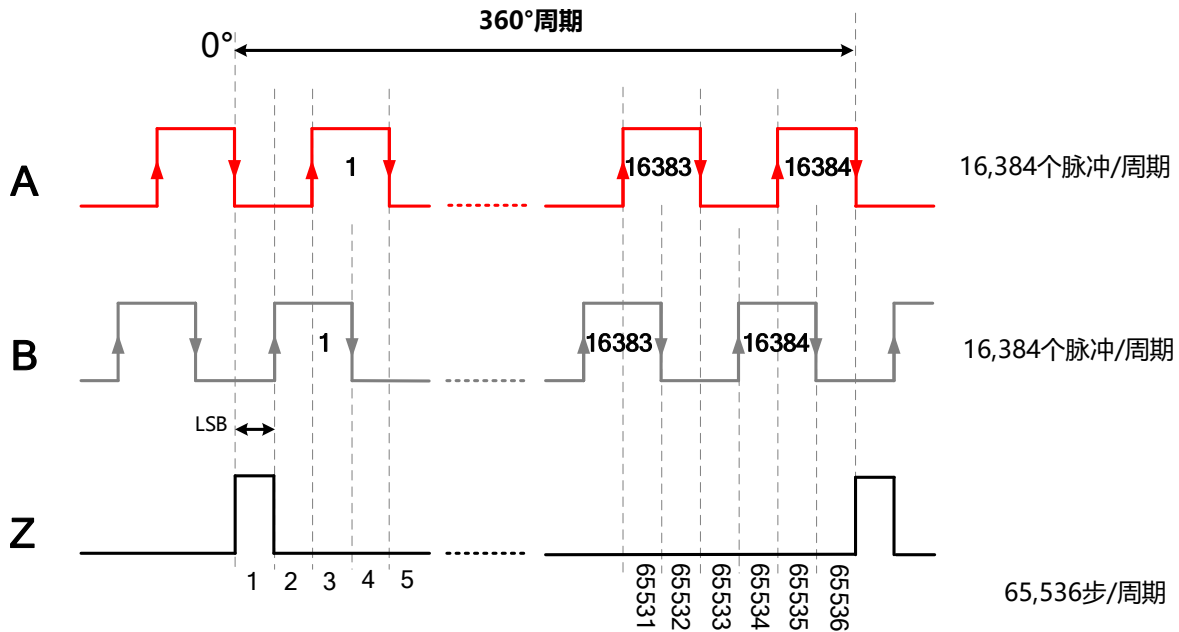
表-18: 旋转方向寄存器

寄存器	值	旋转方向
ROT_DIR	0	CCW方向，输出B领先输出A
	1	CW方向，输出A领先输出B

‘ROT_DIR’ 寄存器对所有角度输出都起作用，包括ABZ、UVW、PWM和SPI

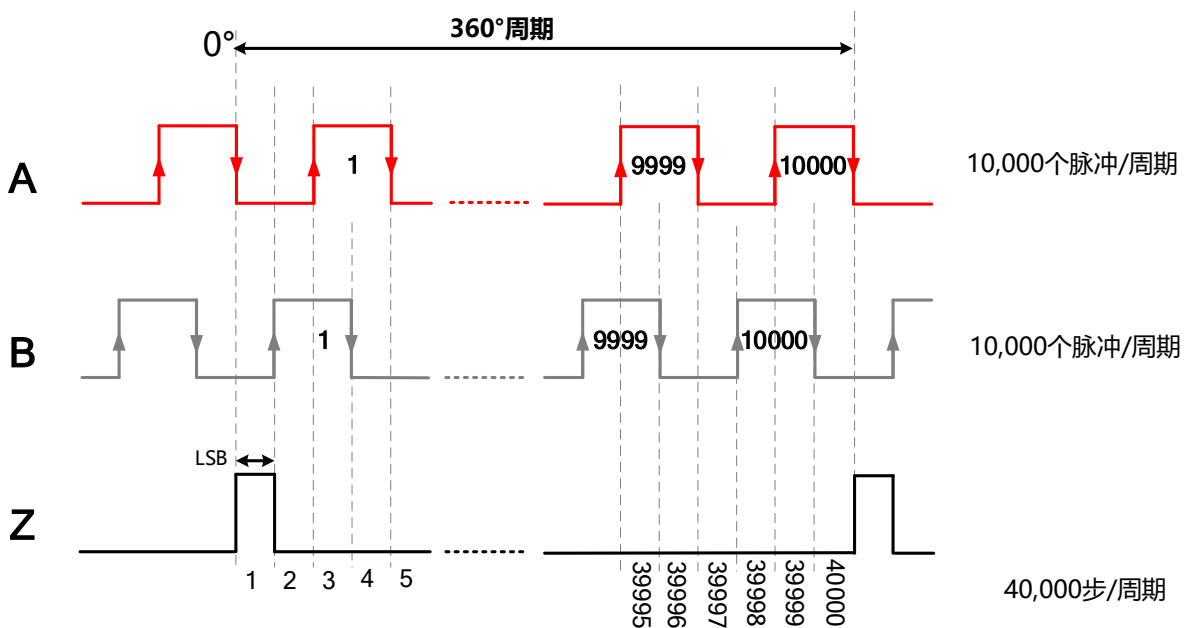
高分辨率、高精度解码细分IC

MT6728的ABZ输出的分辨率为1~16,384脉冲/周期，任意整数分辨率用户可编程。分辨率各种单位（比特/周期、脉冲/周期、步/周期等等）之间的关系如图-13和图-14所示。



16位分辨率 = 2^{16} 个LSB (最小分辨率单位) = 65,536 步 = 16,384脉冲

图-13: ABZ输出分辨率=16位=16,384脉冲/圈



10,000脉冲 = 40,000 步

图-14: ABZ 输出分辨率40,000步/周期=10,000脉冲/周期

高分辨率、高精度解码细分IC

ABZ的分辨率由14比特的 ‘ABZ_RES[13:0]’ 寄存器定义。

表-19: ABZ分辨率寄存器

寄存器	值	AB分辨率 (脉冲/周期)
ABZ_RES[13:0]	0x000	1
	0x001	2
	0x002	3
	⋮	⋮
	⋮	⋮
	⋮	⋮
	0x3FFE	16,383
	0x3FFF	16,384

Z信号是可编程的芯片零位, Z信号的宽度可以是1、2、4、8、16、32、64、128LSBs或者60°、120°、180°用户可编程的如图-15和图-16所示。

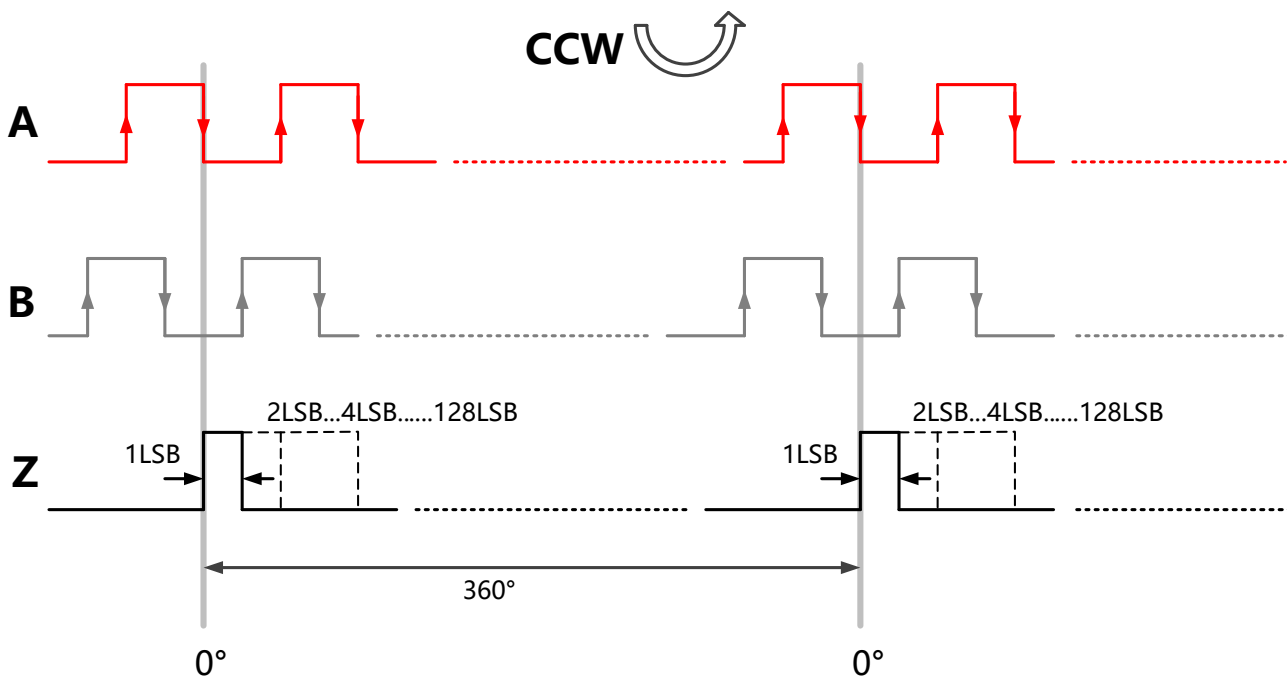


图-15: Z信号脉冲宽度=1,2,4,8,16, 32, 64, 128 LSBs

高分辨率、高精度解码细分IC

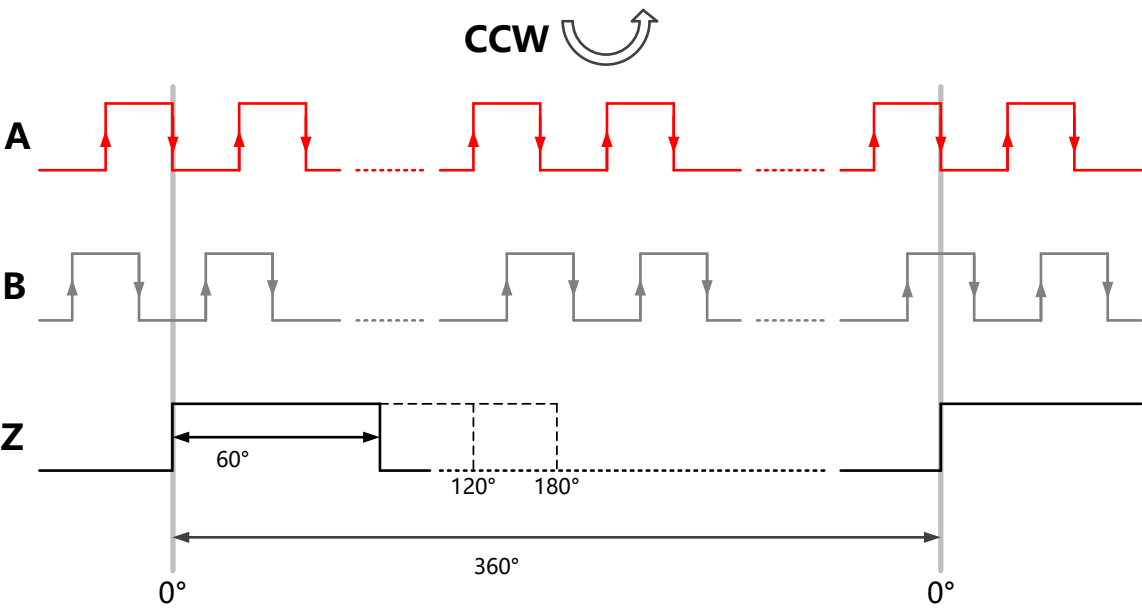


图-16: Z信号脉冲宽度=60°, 120° 和180°

Z信号脉冲宽度由4比特的 ‘Z_PUL_WID[3:0]’ 寄存器来定义。

表-20: Z脉冲宽度寄存器

寄存器	值	宽度 (LSBs/°)	值	宽度 (LSBs/°)
Z_PUL_WID[3:0]	0x0	1	0x8	32
	0x1	2	0x9	64
	0x2	4	0xA	128
	0x3	8	0xB	1
	0x4	16	0xC	1
	0x5	60°	0xD	1
	0x6	120°	0xE	1
	0x7	180°	0xF	1

内部Z信号角度位置由12比特的 ‘ZERO_POS[11:0]’ 寄存器来定定义。

表-21: Z信号零位寄存器

寄存器	值	绝对角度位置(°)
ZERO_POS[11:0]	0x000	0
	0x001	0.088
	0x002	0.176
	...	...
	0xFFE	359.824
	0xFFF	359.912

高分辨率、高精度解码细分IC

MT6728的Z信号相对于AB信号的相位，也可以由2比特位宽的 ‘Z_PHASE[1:0]’ 寄存器进行编程控制，如图-17所示。

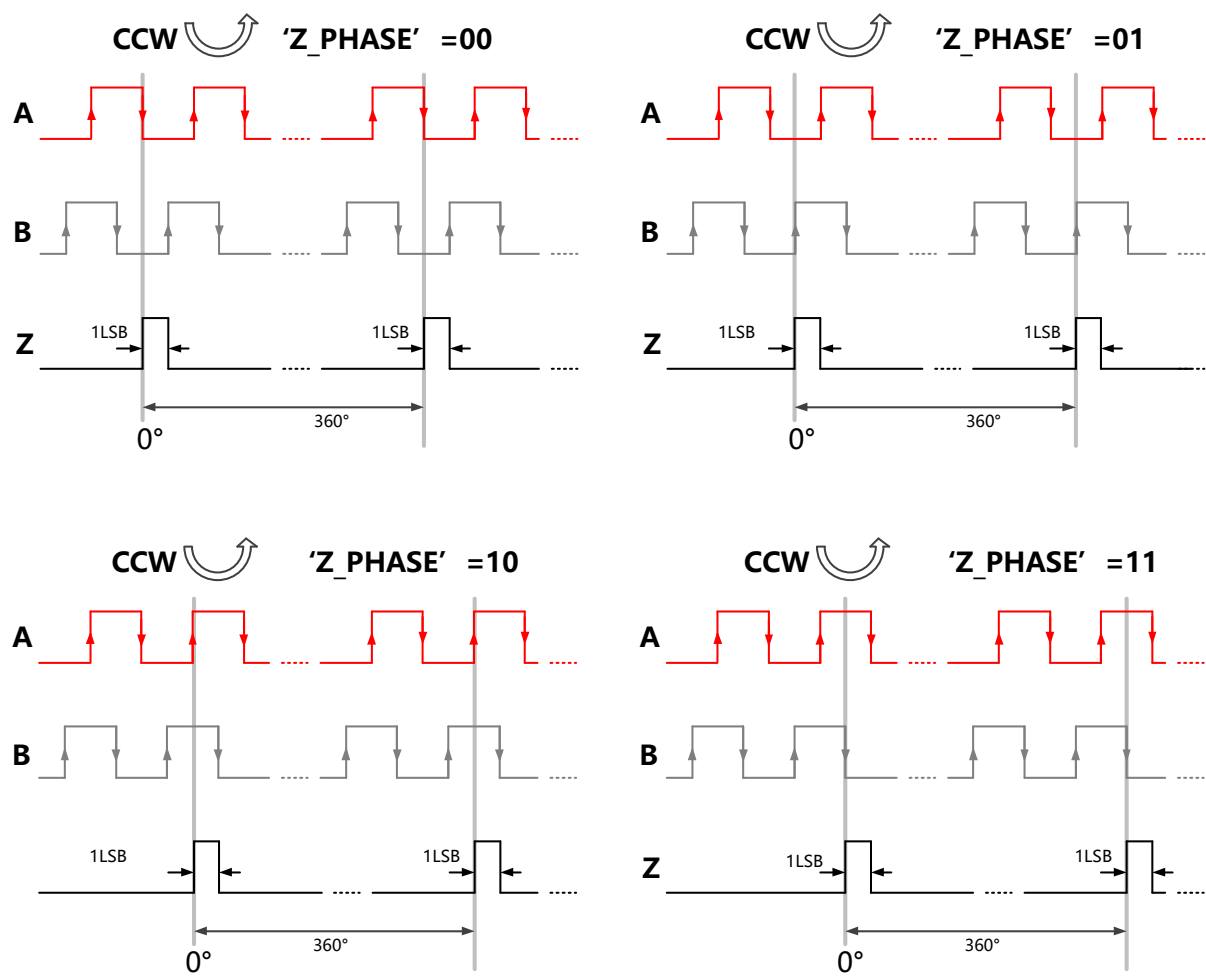


图-17: Z脉冲相位在寄存器 ‘ROT_DIR’ =0、 ‘SWAP_AB’ =0、 ‘Z_EDGE’ =0时的示意图

MT6728的Z脉冲的上升沿/下降沿和绝对0°的关系由寄存器 ‘Z_EDGE’ 控制。

表-22: Z脉冲沿控制寄存器

Reg. Z_EDGE	描述
0x0	Z脉冲上升沿和绝对零位对齐
0x1	Z脉冲下降沿和绝对零位对齐

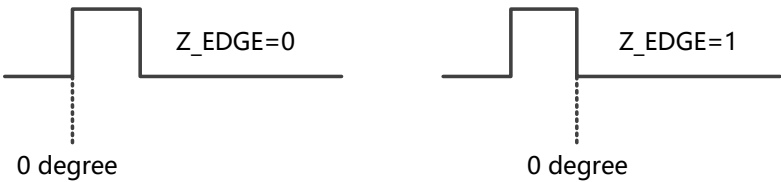


图-18: Z 脉冲的沿和零位的关系

高分辨率、高精度解码细分IC

7.2 UVW输出模式

MT6728提供互成120°角度的UVW输出如图-19所示。 每一周期的UVW对极数为1~63对极用户可编程，如表-23所示。

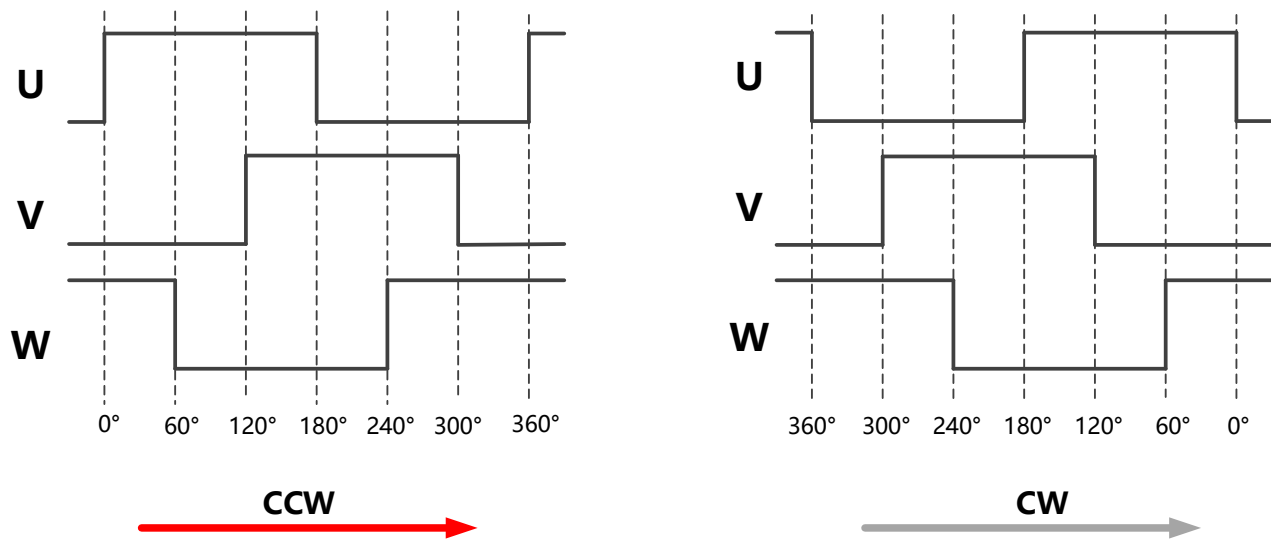


图-19: UVW输出波形

表-23: UVW分辨率寄存器

寄存器	值	UVW对极数
UVW_RES[5:0]	0x0	1
	0x1	2
	0x2	3
	0x3	4
	0x4	5
	0x5	6
	0x6	7
	0x7	8
	...	...
	0x3B	60
	0x3C	61
	0x3D	62
	0x3E	63
	0x3F	NA

7.3 PWM输出模式

如图-20所示，当MT6728的PWM输出模式开启，输出信号是一个脉宽调制的数字信号。PWM输出类型是推挽的。MT6728的PWM信号分辨率为12位，PWM的频率和极性都是可编程，如图-20和表-24所示。

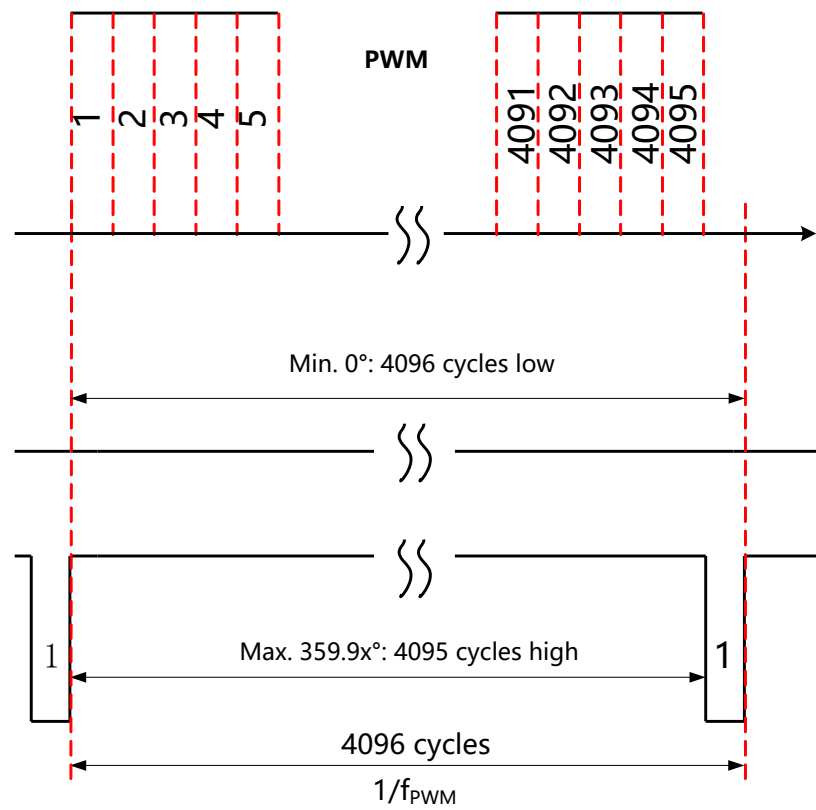


图-20: PWM输出

表-24: PWM极性寄存器

寄存器	值	描述
PWM_POL	0	高电平有效
	1	低电平有效

PWM信号的频率可以通过 16比特的 ‘PWM_N[15:0]’ 寄存器，在125Hz~2KHz之间进行配置，计算公式如下：

$$F_{PWM} = 8,192,000 / PWM_N[15:0] \text{ (Hz)}$$

16比特的 ‘PWM_N[15:0]’ 寄存器代表 4,096~65,536间的正整数，<4,096的值均被视为4096。

高分辨率、高精度解码细分IC

7.4 SPI接口 (3线)

MT6728提供了3线SPI接口，上位机或者微控制器可以通过该接口读取芯片内部的寄存器，得到绝对角度信息和诊断状态；也可以通过SPI接口对MT6728进行编程操作。

7.4.1 SPI时序

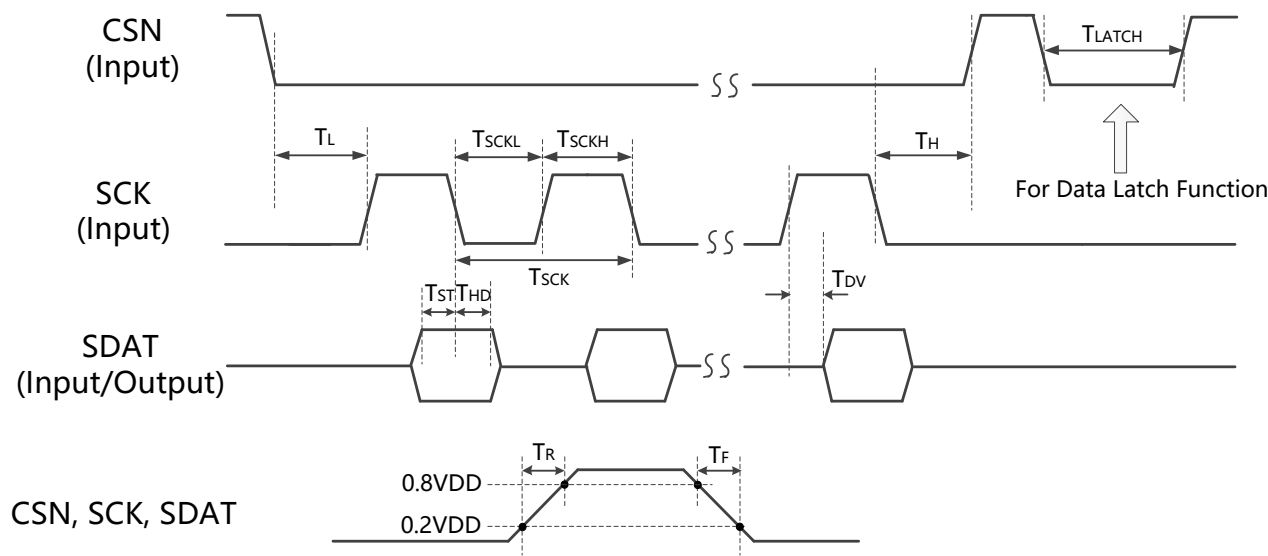


图-21 3线SPI时序图

表-25: SPI时序参数

参数	描述	最小值	典型值	最大值	单位
T_L	CSN下降沿到SCK上升沿之间的延时	100		-	ns
T_{SCK}	时钟周期	125		-	ns
T_{SCKL}	时钟低电平时间	50		-	ns
T_{SCKH}	时钟高电平时间	50		-	ns
T_H	SCK时钟最后一个下降沿到CSN上升沿的延时	$0.5 \cdot T_{SCK}$		-	ns
T_R	数字信号上升沿(20pf 负载电容)	-	10	-	ns
T_F	数字信号下降沿(20pf 负载电容)	-	10	-	ns
T_{DV}	SDAT数据有效时间 (20pf 负载电容)	-	-	15	ns
T_{ST}	SDAT 数据建立时间	10	-	-	ns
T_{HD}	SDAT 数据保持时间	10	-	-	ns
T_{LATCH}	锁存脚功能的有效CSN低电平周期	1	-	-	us
T_W	SDAT数据线输入输出之间转换的时间	-	$2 \cdot T_{SCK}$	-	ns

高分辨率、高精度解码细分IC

7.4.2 SPI协议

MT6728的3线SPI协议的读、写操作如图-22和图-23所示。SPI数据传输开始于CSN的下降沿，结束于CSN的上升沿。SCK 是串行时钟，始终由上位机或者微控制器驱动，空闲非通信时保持低电平。SDAT是双向（输入，输出）串行数据线，在SCK的上升沿发出，在SCK下降沿被采样；MT6728的SDAT管脚除了在MT6728输出SDAT数据时处于输出驱动状态，其余时间均保持为高阻输入状态。

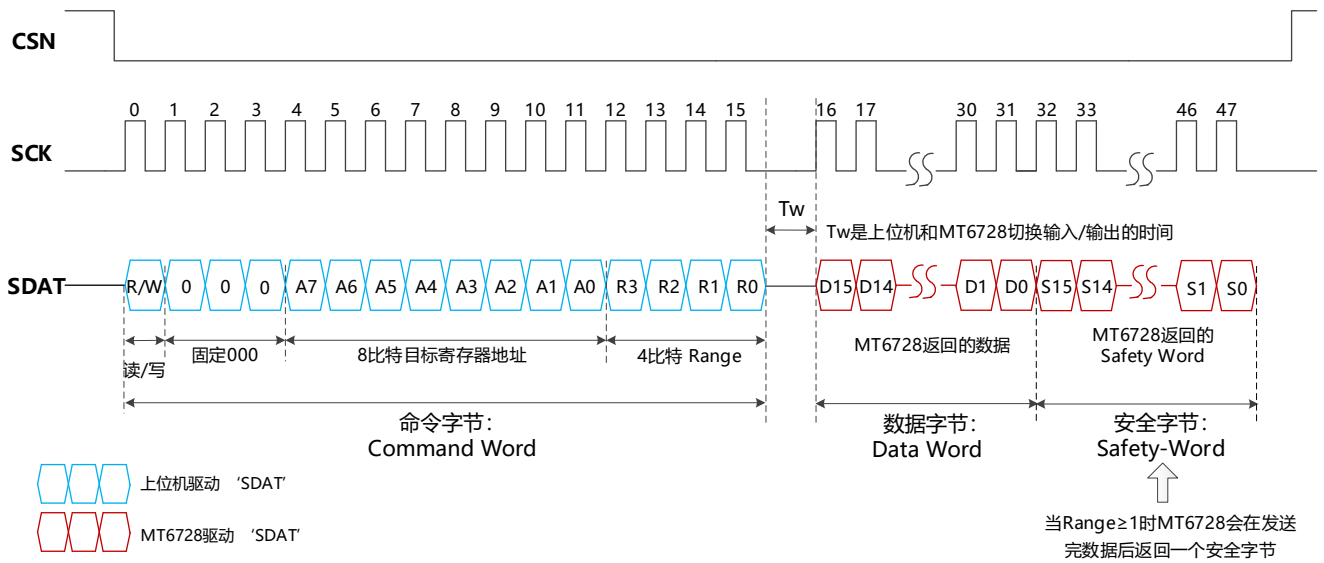


图-22: 3线SPI读操作

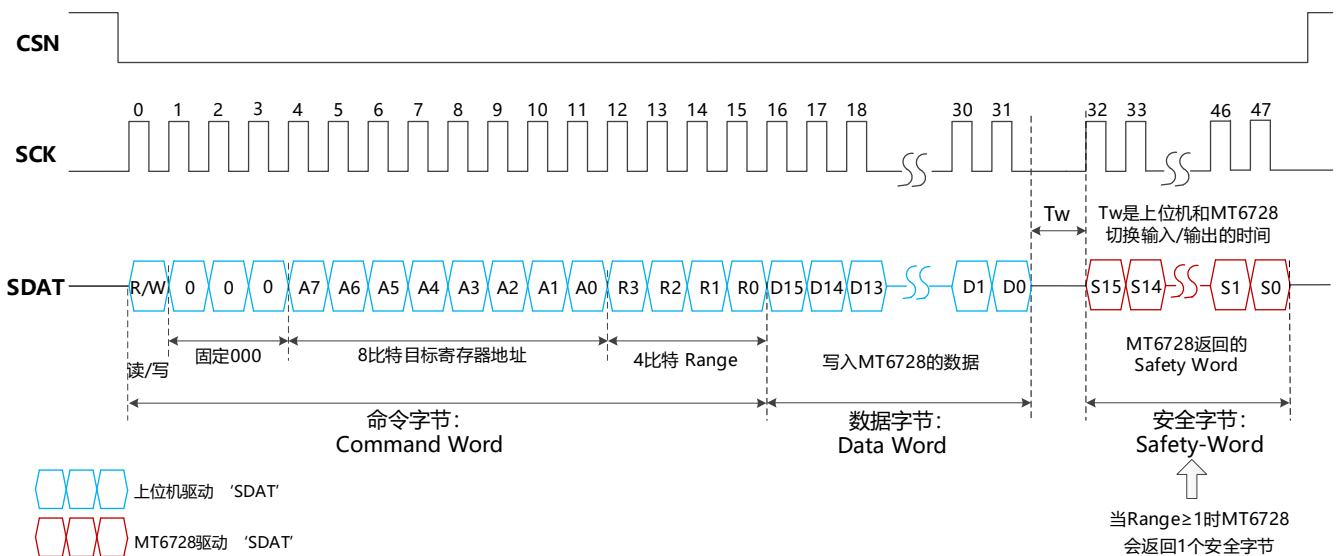


图-23: 3线SPI写操作

高分辨率、高精度解码细分IC

表-26: SPI命令字 (Command Word) 结构

比特位	名称	描述
Bit[15]	读、写控制位	读操作('1') 或 写操作 ('0')
Bit[14:12]	固定值 '000'	
Bit [11:4]	寄存器地址	需要访问的目标寄存器地址
Bit[3:0]	读、写寄存器的范围	N=0: 读/写 1个字 (16 位) 不附带安全字 N=1: 读/写 1个字 (16 位) 附带安全字 N=2~15: 读/写 N 个字并附带安全字

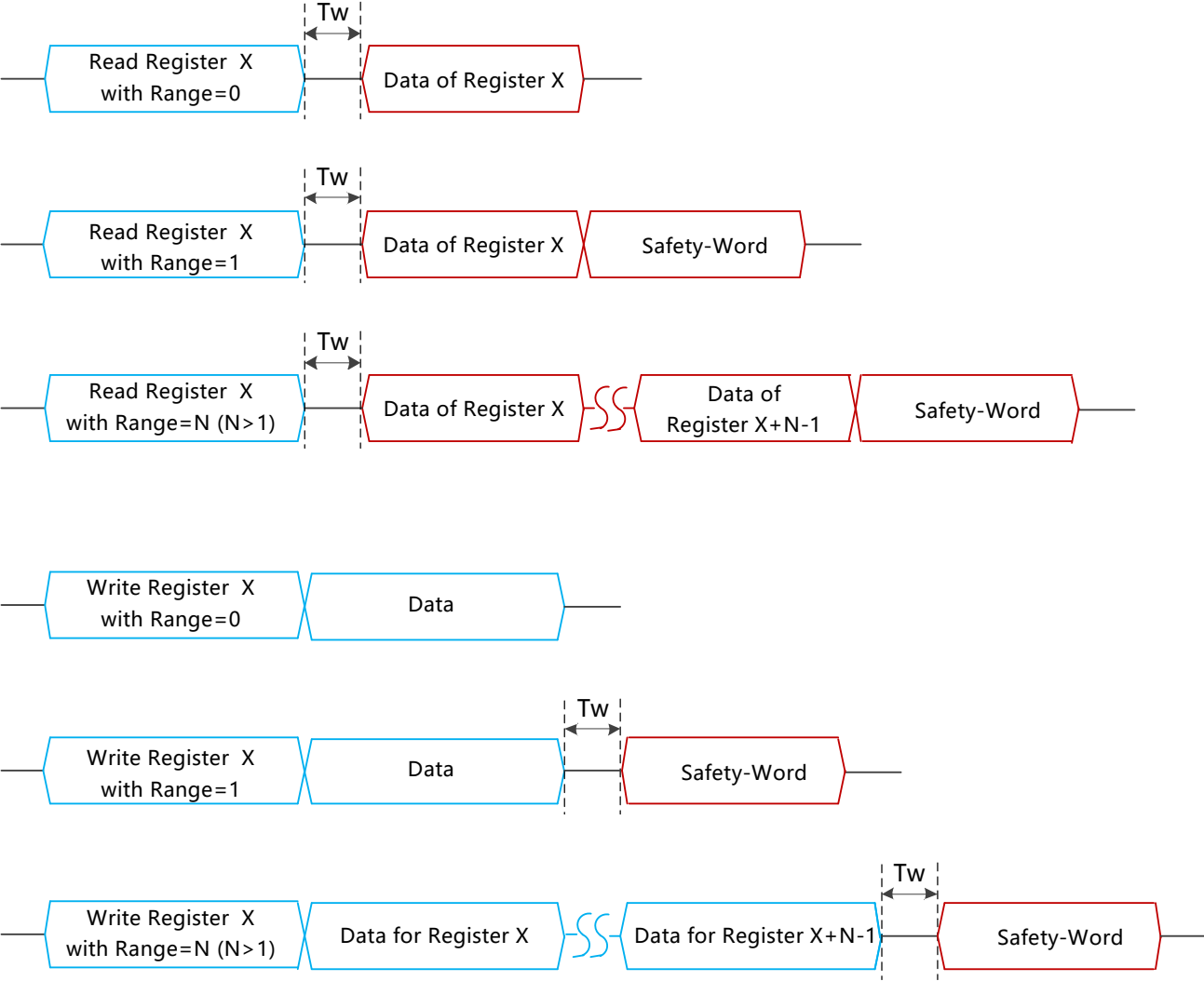


图-24: SPI读写不同寄存器范围

高分辨率、高精度解码细分IC

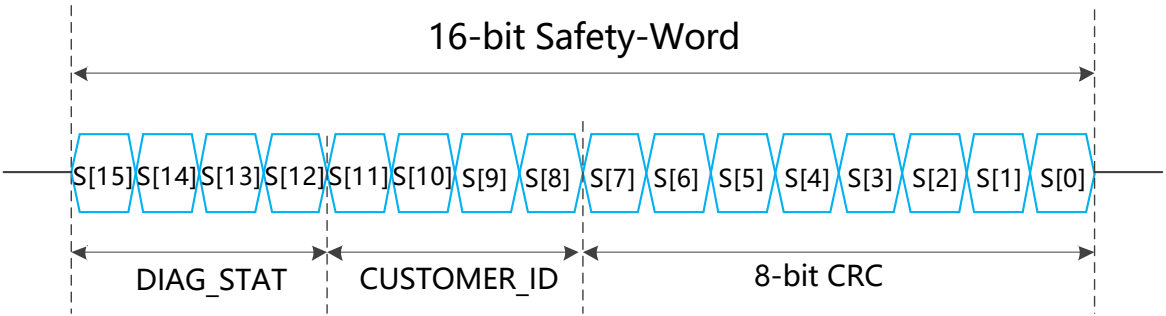


图-25: 安全字结构

表-27: 安全字 (Safety-Word) 结构

名称	位	描述
DIAG_STAT 注释[6]	S[15]	信号太小、太大报警
	S[14]	超过最大允许转速、自校准失败报警
	S[13]	EEPROM数据校验失败报警
	S[12]	欠压报警
CUSTOMER_ID	S[11:8]	4比特用户自定义 (‘CUSTOMER_ID[3:0]’ 寄存器) 的芯片识别ID
CRC	S[7:0]	CRC校验位

注释[6]: DIAG_STAT 位在正常状态下为0，在诊断失败报警的情况下置1

CRC

- CRC数据范围:
 - (1) 默认寄存器‘SPI_CRC_SEL’ =0，CRC校验的数据包含：SPI命令字和数据字;
 - (2) 配置寄存器‘SPI_CRC_SEL’ =1，CRC校验的数据包含：SPI命令字、数据字以及一部分安全字S[15:8];
- CRC 多项式: $X^8+X^4+X^3+X^2+1$, 命令字的最高比特 ‘R/W’ 最先移入多项式;
- CRC初始值: ‘11111111_B’ ;
- 余数取反再输出;

7.4.3 SPI读角度

用户可通过3线SPI接口读取MT6728内部的角度寄存器，操作如图-26所示。另外一个单独的CSN低电平，可以锁存角度寄存器的值，如图-27所示。

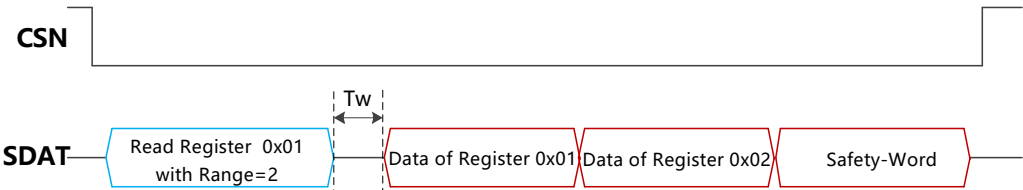


图-26: SPI 读当前角度数据

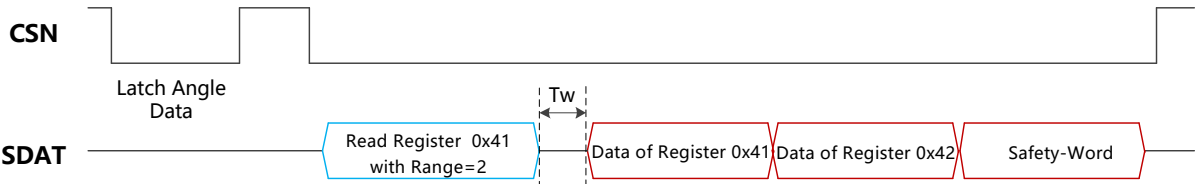


图-27: SPI 读锁存角度数据

表-28: 角度数据相关寄存器

地址	数据位15~11	数据位10~0
0x01	ANGLE[20:5]（角度数据）	
0x02	ANGLE [4:0]（角度数据）	
0x41	ANGLE_Latched[20:5]（锁存的角度数据）	
0x42	ANGLE_Latched[4:0]（锁存的角度数据）	

0~360° 绝对角度θ可以通过以下公式计算：

$$\theta = \frac{\sum_{i=0}^{20} ANGLE[i] \cdot 2^i}{2^{21}} \cdot 360^\circ$$

7.5 状态输出STATUS和FAULT

● STATUS输出

如第6.1章节所述，STATUS管脚输出MT6728信号链上的信号幅度，默认是2KHz高电平有效的PWM信号（该PWM信号的频率和极性也是由第7.3章节所描述的PWM相关寄存器定义）。请确保各种温度条件和工况下，PWM输出的占空比不超过33%，超过之后MT6728内部信号链有饱和的风险，从而造成线性度的下降。

另外，在进入自校准状态后，STATUS管脚输出的PWM信号表示当前的自校准状态（自校准中，自校准成功或失败等），具体请参考第8章。

● FAULT输出

FAULT输出管脚作为芯片内部报警信息的输出管脚，可以输出如下表-29所示的诊断报警信息。表-29中任一报警都会触发FAULT管脚输出高电平，没有报警的情况下FAULT管脚输出低电平。

表-29: FAULT脚报警内容列表

诊断报警名称	描述
信号幅度太小报警	STATUS输出的PWM内部信号幅度占空比<10%
信号幅度太大报警	STATUS输出的PWM内部信号幅度占空比>44%
信号输入频率过高报警	输入的SIN/COS频率>25KHz
EEPROM数据出错报警	芯片上电调用EEPROM的数据CRC校验出错
自校准失败报警	自校准计算无法收敛
欠压报警	芯片供电电压过低报警
C0~C3 I/O输入配置失败报警	上电连续多次采样 C0、C1、C2、C3各自的输入模拟电压不一致

8. 校准

8.1 用户端简洁自校准

MT6728提供了一种用户端简洁自校准模式。简洁自校准要求磁环、磁栅尺连续运动，可以不是匀速。简洁自校准主要补偿由安装偏差带来的正、余弦输入信号的失调、幅度误差以及相位误差，如图-28所示。具体的简洁自校准步骤如下：

- (1) 安装固定好芯片和磁环/磁栅尺的相对位置；
- (2) 确保输入信号能够在40周期/分钟~3000周期/分钟这个速度区间；
- (3) 通过将CAL_ENB引脚拉低（或者将寄存器 ‘SOFT_AUTOCAL’ 写1），使得芯片进入自校准状态,保持至少16个周期；然后通过STATUS引脚输出的PWM波形（如表-30所示），或者 ‘CAL_STATE’ 寄存器的值如表-31所示，来判断芯片的自校准状态。自校准成功后，芯片会自动完成校准参数的保存。自校准结束后，请等待500ms以后再将CAL_ENB引脚拉高或者将 ‘SOFT_AUTOCAL’ 寄存器写0，以退出自校准模式；
- (4) 若简洁自校准失败需要再次校准，需要给MT6728重新上电；

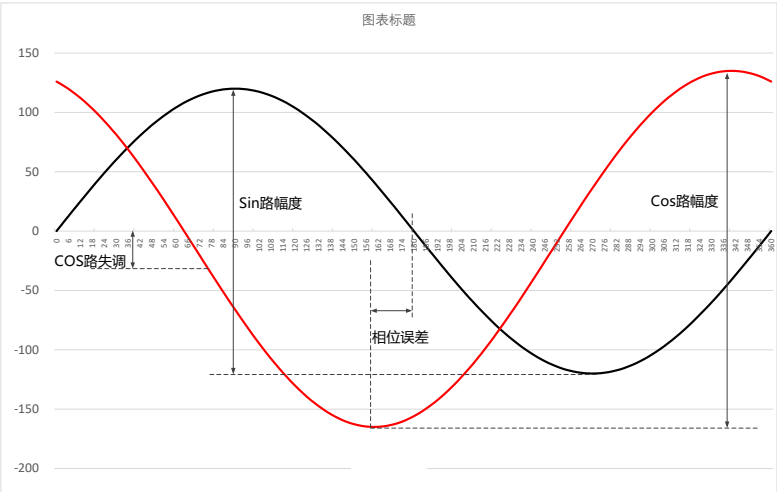


图-28: 失调、幅度误差和相位误差

表-30: 简洁自校准模式下STATUS引脚输出说明

STATUS输出占空比	状态描述
50%	正在进行自校准
25%	自校准失败
>99%	自校准成功

表-31: ‘CAL_STATE’ 寄存器

寄存器: CAL_STATE [1:0]	判定状态
0x0	未进行自校准
0x1	正在进行自校准
0x2	自校准失败
0x3	自校准成功

8.2 用户端匀速自校准

MT6728提供的用户端匀速自校准，要求磁环或栅尺匀速运动。匀速自校准除了包含简洁自校准效果，还可以进行更进一步的非线性补偿。步骤如下：

- (1) 安装固定好芯片和磁环/磁栅尺的相对位置；
- (2) 通过寄存器 ‘AUTO_CAL_MODE ’（如表-32）所示来配置芯片处于匀速自校准模式（芯片出厂默认配置为简洁自校准模式）；

表-32: ‘AUTO_CAL_MODE’ 寄存器

寄存器	值	描述
AUTO_CAL_MODE[2:0]	0x3	简洁自校准（默认值）
	0x4	匀速自校准

- (3)通过配置 ‘AUTO_CAL_FREQ’ 寄存器，如表-33所示，来选择合适的转速区间。使磁环或者磁栅尺匀速运动起来，**确保按角度输出增加的方向匀速运行。**

表-33: ‘CAL_FREQ’ 寄存器

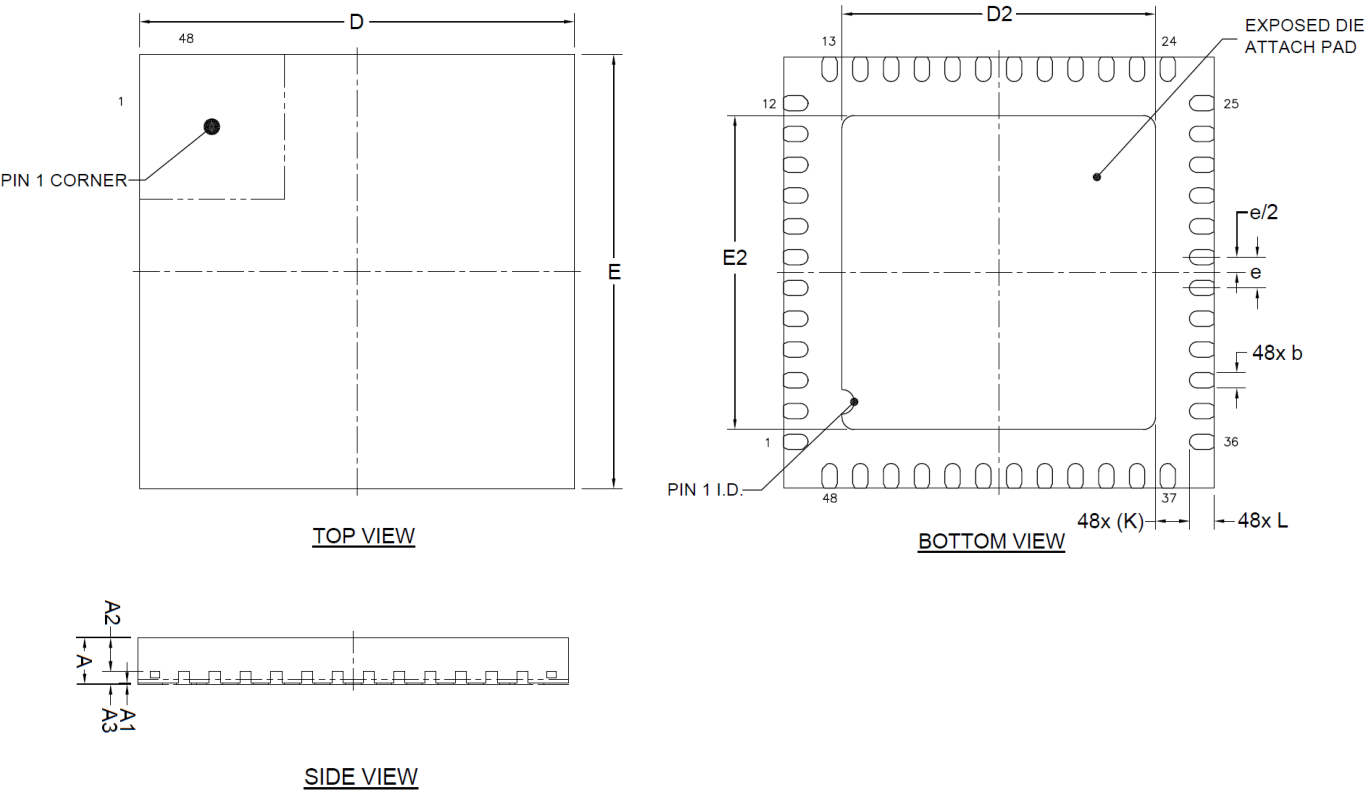
寄存器: CAL_FREQ[2:0]	自校准采用的速度区间（对极/分钟）
0x0	3200≤速度<6400
0x1	1600≤速度<3200
0x2	800≤速度<1600
0x3	400 ≤速度< 800
0x4	200≤速度<400
0x5	100≤速度<200
0x6	50≤速度<100
0x7	25≤速度<50

- (4) 通过将CAL_ENB引脚拉低（或者将寄存器 ‘SOFT_AUTOCAL’ 写1），使得芯片进入自校准状态。然后通过STATUS引脚输出的PWM波形（如表-30所示），或者 ‘CAL_STATE’ 寄存器的值如表-31所示，来判断芯片的自校准状态。自校准成功后，芯片会自动完成校准参数的保存。自校准结束后，请等待≥500ms以后再将CAL_ENB引脚拉高或者将 ‘SOFT_AUTOCAL’ 寄存器写0，以退出自校准模式；
- (5) 若匀速自校准失败需要再次校准，需要给MT6728重新上电；

9. 寄存器表

请联系麦歌恩微电子技术人员，获取MT6728的寄存器表及说明。

10. 封装信息



符号	尺寸 (单位: 毫米)		尺寸 (单位: 英寸)	
	最小值	最大值	最小值	最大值
A	0.700	0.800	0.028	0.031
A1	0	0.050	0	0.002
A2	0.550		0.022	
A3	0.203 (REF)		0.008 (REF)	
b	0.200	0.300	0.008	0.012
D	7.000 (BSC)		0.276 (BSC)	
E	7.000 (BSC)		0.276 (BSC)	
e	0.500 (BSC)		0.020 (BSC)	
D2	5.000	5.200	0.197	0.205
E2	5.000	5.200	0.197	0.205
L	0.300	0.500	0.012	0.020
K	0.550 (REF)		0.022 (REF)	

11. 版权和声明

1. 本文的所有文字、图片信息的版权均归属上海麦歌恩微电子股份有限公司所有，未经上海麦歌恩微电子股份有限公司的书面同意和授权，不得复制和发表。
2. 上海麦歌恩微电子股份有限公司保留在未经事先通知的情况下修改、更新本说明书的权利。
3. 上海麦歌恩微电子股份有限公司的所有产品适用于一般的商业用途，但不适用于任何有特殊失效风险控制的应用场合，包括但不限于：航空航天设备和系统、核能设备和系统、医疗生命救护设备和系统等。

请通过上海麦歌恩微电子股份有限公司的官方网站www.magntek.com.cn，获取最新的产品说明书。

12. 版本历史

版本号	日期	内容
0.1	2023.01	初版（非正式）发行
0.5	2023.03	量产前版本
0.6	2023.04	更新管脚定义和部分参数
0.7	2023.05	更新SPI读取的角度寄存器相关信息
1.0	2024.01	正式版发布