

600V GaN半桥驱动器 NSD2621在电源中的应用指导

AN-15-0006

作者：Long Huojun



600VGaN半桥驱动器 NSD2621在电源中的应用指导

说明

NSD2621X系列器件是高压半桥GaN FET驱动器，可以有效驱动功率增强型GaN FET。该器件能够兼容CMOS和TTL逻辑电平输入，具有供电范围宽、驱动电流大、速度快、通道间传输延时匹配性好、死区可调、欠压保护等特点。

相关产品

Part number	Output Voltage	Package	Business
NSD2621A- DQAGR	6V	QFN15	Industry
NSD2621C- DQAGR	5V	QFN15	Industry

特性

- ✓ 高低边耐压范围700V
- ✓ 高低边独立的UVLO保护
- ✓ 抗瞬变能力：±150V/ns
- ✓ 10V~20V 工作电压范围
- ✓ 2A峰值拉电流和4A峰值灌电流
- ✓ 兼容CMOS/TTL逻辑电平输入
- ✓ 死区可调
- ✓ 当输入悬空时输出保持在低电平
- ✓ -40°C ~ 125°C工作温度范围

应用

- 半桥、全桥变换器
- 高密度开关电源
- 逆变器
- 电机控制

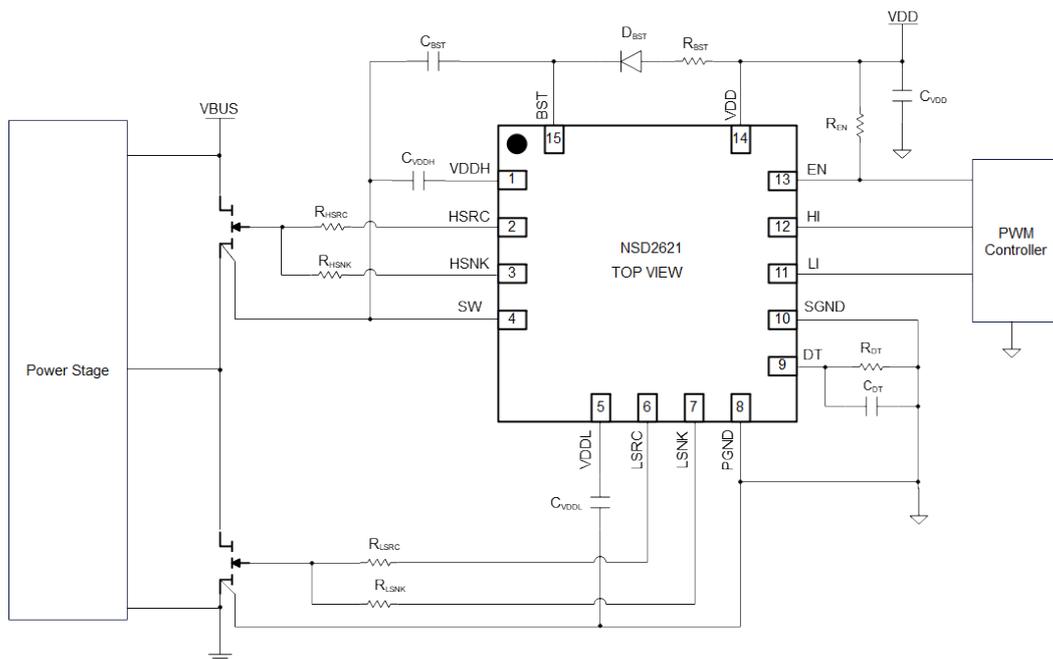
600VGaN半桥驱动器 NSD2621在电源中的应用指导

目录

1.典型应用	2
2.应用说明	2
2.1.VDD和BST供电电容选取	2
2.2.Bootstrap二极管选择	3
2.3.VDDL供电电容选择	3
2.4.VDDH供电电容选择	3
2.5.LI和HI输入部分	3
2.6.EN使能控制	3
2.7.DT死区功能	4
2.8.输出部分 (LSRC和LSNK, HSRC和HSNK)	4
2.9.SGND和PGND	5
2.10.SW	5
2.11.PCB Layout	5
3.修订历史	6

600VGaN半桥驱动器 NSD2621在电源中的应用指导

1. 典型应用



NSD2621x 典型应用电路

2. 应用说明

2.1. VDD和BST供电电容选取

NSD2621X 高低边具有内部欠压锁死功能。当VDD相对SGND和BST相对SW的上升电压超过欠压阈值后，芯片开始工作；当VDD相对SGND或BST相对SW电压下降到欠压阈值以下时，芯片欠压锁死，LSNK或HSNK输出低。高边驱动待机时BST电容可以参考下面的公式选取：

$$C_{\text{BOOT}} \geq \frac{I_{\text{BST_Q}} \times t}{(V_{\text{DD}} - V_{\text{Diode}} - V_{\text{BST_min}})} \quad (1)$$

$I_{\text{BST_Q}}$: NSD2621x高边最大静态电流

V_{DD} : VDD的供电电压

600VGaN半桥驱动器 NSD2621在电源中的应用指导

V_{Diode} : Bootstrap的二极管压降

V_{BST_min} : BST的最小工作电压

t: 高边待机时间

为了防止系统中的噪声影响NSD2621x正常工作，在靠近VDD引脚尽可能近的地方需要放置一个小ESR和ESL的陶瓷电容，确保VDD的供电稳定。

2.2. Bootstrap二极管选择

当上管采用自举供电时，为了减小二极管功耗和反向恢复对BST电压的影响，在保证耐压满足要求的情况下，建议选用快恢复二极管。另外，开机瞬间高边BOOT电容的充电瞬态电流会比较大，系统应用时需要注意或串联一个限流电阻。

2.3. VDDL供电电容选择

VDDL是低边LDO的输出脚，给功率GaN FET提供驱动电流和电压。NSD2621A/C对应的VDDL输出电压分别是6V和5V。为了保证VDDL的可靠稳定输出，VDDL对PGND必须就近并联一个不小于100nF的电容，电容的ESR和ESL要小。另外为了保证输出的稳定，不建议VDDL对外接负载。

2.4. VDDH供电电容选择

VDDH是高边LDO的输出脚，给功率GaN FET提供驱动电流和电压。NSD2621A /C对应的VDDH输出电压分别是6V和5V。为了保证VDDH的可靠稳定输出，VDDH和SW之间必须就近并联一个不小于100nF的电容，电容的ESR和ESL要小。另外为了保证输出的稳定，不建议VDDH对外接负载。

2.5. LI和HI输入部分

LI和HI是高低边的PWM输入信号脚，两者均有内置180kΩ下拉电阻。为了防止噪声对NSD2621x输入信号造成影响，可以在靠近芯片的引脚处加RC滤波。

2.6. EN使能控制

EN是NSD2621x的使能控制脚，EN脚有内置180kΩ下拉电阻。当EN脚悬空或拉低时，LSNK和HSNK输出为低，VDDL和VDDH输出电压正常。当EN拉高时，芯片使能，LSRC、LSNK和HSRC、HSNK输出正常工作。当系统发生过流或过温情况时，可以通过拉低EN脚来关断GaN FET，起到保护作用。

600VGaN半桥驱动器 NSD2621在电源中的应用指导

2.7.DT死区功能

DT是死区时间设置脚。在DT和SGND直接并联电阻 R_{DT} ，可以设置相应的死区时间，死区设置的时间范围为20ns~100ns，相应的死区设置参数如下：

当DT悬空或电阻 $R_{DT}<20k\Omega$ 或 $R_{DT}>354k\Omega$ 时，死区时间为20ns；

当电阻 $20k\Omega<R_{DT}<100k\Omega$ 时，死区时间可以参考公式（2），其中 R_{DT} 的单位是 $k\Omega$ ， t_{DT} 的单位是ns。

$$t_{DT} \approx 1 \times R_{DT} \quad (2)$$

当 $100k\Omega<R_{DT}<354k\Omega$ 时，死区时间为100ns

系统中建议采用1k Ω 到200 k Ω 之间的电阻。为了防止干扰，可以在电阻上并联1nF的电容。

2.8.输出部分（LSRC和LSNK，HSRC和HSNK）

NSD2621x具有2A/4A峰值拉灌电流驱动能力，且拉灌电流引脚是分开的。可以在LSRC(或HSRC)和GaN FET的门极之间加电阻来设置开通速度，在LSNK(或HSNK)和GaN FET的门极之间加电阻来设置关断速度。NSD2621x的总功耗和低边驱动部分的功耗可以通过公式（3）、（4）进行计算

$$P_{SW} = 0.5 \times Q_G \times V_{DDL} \times f_{SW} \times \left(\frac{R_{OL}}{R_{OL}+R_{LSNK}} + \frac{R_{OH}}{R_{OH}+R_{LSRC}} \right) \quad (3)$$

$$P_{IC} \approx (V_{DD} - V_{DDL}) \times Q_G \times f_{SW} + V_{DD} \times I_{VDDQ} + (V_{BST} - V_{DDH}) \times Q_G \times f_{SW} + V_{BST} \times I_{BSTQ} + 2 \times P_{SW} \quad (4)$$

P_{SW} : 驱动部分的功耗

P_{IC} : NSD2621x的总功耗

Q_G : GaN FET的栅极电荷

V_{DDL} : VDDL的电压

V_{DDH} : VDDH的电压

f_{SW} : 功率管的开关频率

R_{LSNK} : GaN FET的栅极关断驱动电阻

R_{LSRC} : GaN FET的栅极开通驱动电阻

R_{OH} : 输出上拉电阻

R_{OL} : 输出下拉电阻

V_{DD} : VDD的电压

I_{VDDQ} : VDD的静态电流

V_{BST} : BST电压

I_{BSTQ} : BST的静态电流

600VGaN半桥驱动器 NSD2621在电源中的应用指导

2.9.SGND和PGND

SGND是输入信号和VDD的参考地，PGND是VDDL和驱动输出的参考地。SGND和PGND之间可以承受不超过 $\pm 5V$ 的电压，超过该范围可能失效。系统应用时SGND和PGND需要用电阻连接或直接短接。另外，PGND建议和GaN FET的开尔文脚连接。

2.10.SW

SW是高边电源和驱动的参考点，建议与系统上桥臂GaN FET的开尔文脚连接。

2.11.PCB Layout

为了减小噪声对芯片的干扰，PCB布局布线要注意以下几点：

- 驱动器尽可能靠近GaN FET，开通和关断的电流路径尽可能短，以便减小回路中的杂散电感带来的影响。
- VDD供电的电容尽可能靠近VDD和SGND引脚，建议采用低ESR、低ESL的MLCC电容，且PCB走线尽可能在同一层。
- VDDL对PGND之间放置一个不小于100nF的低ESR、低ESL电容，该电容尽可能靠近VDDL和PGND。
- BST供电的电容尽可能靠近BST和SW引脚，建议采用低ESR、低ESL的MLCC电容，且PCB走线尽可能在同一层。
- VDDH对SW之间放置一个不小于100nF的低ESR、低ESL电容，该电容尽可能靠近VDDH和SW。
- SGND和PGND需要用电阻连接或直接短接，确保两者之间不要超过 $\pm 5V$ 的电压。

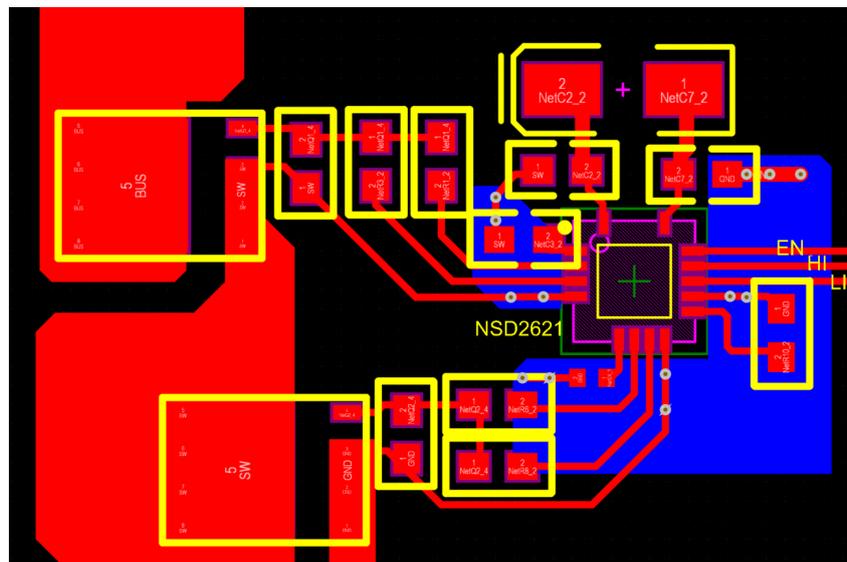


图2 NSD2621X PCB Layout 示例

600VGaN半桥驱动器 NSD2621在电源中的应用指导

3.修订历史

版本	描述	作者	日期
1.0	创建	Long Huojun	2023/12/4

销售联系方式: sales@novosns.com; 获取更多信息: www.novosns.com

重要声明

本文件中提供的信息不作为任何明示或暗示的担保或授权,包括但不限于对信息准确性、完整性,产品适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的陈述或保证。

客户应对其使用纳芯微的产品和应用自行负责,并确保应用的安全性。客户认可并同意:尽管任何应用的相关信息或支持仍可能由纳芯微提供,但将在产品及其产品应用中遵守纳芯微产品相关的适用法律、法规和相关要求。

本文件中提供的资源仅供经过技术培训的开发人员使用。纳芯微保留对所提供的产品和服务进行更正、修改、增强、改进或其他更改的权利。纳芯微仅授权客户将此资源用于开发所设计的整合了纳芯微产品的相关应用,不视为纳芯微以明示或暗示的方式授予任何知识产权许可。严禁为任何其他用途使用此资源,或对此资源进行未经授权的复制或展示。如因使用此资源而产生任何索赔、损害、成本、损失和债务等,纳芯微对此不承担任何责任。

有关应用、产品、技术的进一步信息,请与纳芯微电子联系(www.novosns.com)。

苏州纳芯微电子股份有限公司版权所有